

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07240496 A**

(43) Date of publication of application: **12.09.95**

(51) Int. Cl. **H01L 25/04**  
**H01L 25/18**  
**H01L 21/66**  
**H01L 23/538**

(21) Application number: **06030341**

(22) Date of filing: **28.02.94**

(71) Applicant: **MITSUBISHI ELECTRIC CORP**

(72) Inventor: **HAMAGUCHI TSUNEO**  
**TOSHIDA KENJI**  
**IDETA GORO**  
**ISHIZAKI MITSUNORI**  
**HAYASHI OSAMU**  
**HOSHINOCHI SUSUMU**

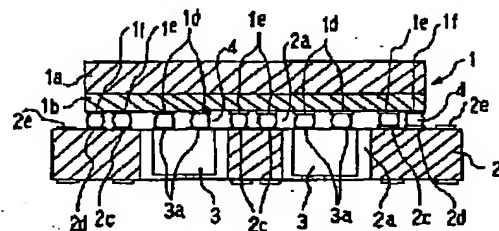
(54) **SEMICONDUCTOR DEVICE, ITS MANUFACTURE  
METHOD AND BOARD FOR TESTING  
SEMICONDUCTOR AND MANUFACTURE OF  
TEST BOARD**

(57) Abstract

PURPOSE: To realize a high speed, high density, small-sized semiconductor device at low cost.

CONSTITUTION: A feeder board 2 for feeding power to a bare chip semiconductor element 3 has a part 2a for containing the semiconductor element 3 jointed to the wiring layer 1b of a board 1 for transmitting a signal. The semiconductor element 3 is contained in the containing part 2a which is closed by the signal transmission board 1 superposed on the feeder board 2.

COPYRIGHT: (C)1995,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-240496

(43) 公開日 平成7年(1995) 9月12日

(51) Int. Cl.<sup>8</sup> 識別記号 庁内整理番号 F I 技術表示箇所

H 0 1 L 25/04  
25/18  
21/66

H 7630-4M

H 0 1 L 25/ 04 Z  
23/ 52 A

審査請求 未請求 請求項の数27 O L (全 25 頁) 最終頁に続く

(21) 出願番号 特願平6-30341

(22) 出願日 平成6年(1994) 2月28日

(71) 出願人 000006013

三菱電機株式会社  
東京都千代田区丸の内二丁目2番3号

(72) 発明者 濱口 恒夫

尼崎市塚口本町8丁目1番1号 三菱電機  
株式会社生産技術研究所内

(72) 発明者 利田 賢二

尼崎市塚口本町8丁目1番1号 三菱電機  
株式会社生産技術研究所内

(72) 発明者 出田 吾朗

尼崎市塚口本町8丁目1番1号 三菱電機  
株式会社生産技術研究所内

(74) 代理人 弁理士 宮岡 純一

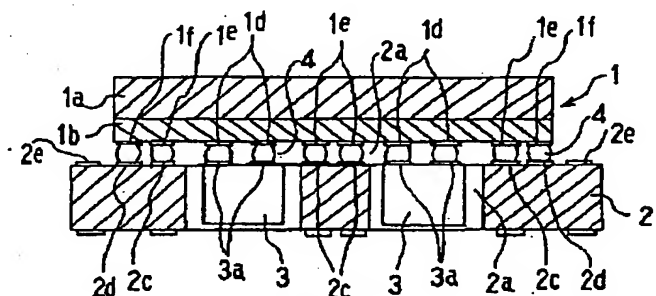
最終頁に続く

(54) 【発明の名称】 半導体装置、その製造方法、半導体素子のテスト方法、そのテスト基板およびそのテスト基板の製造方法

(57) 【要約】

【目的】 半導体装置の高速化・高密度化・小形化を低コストで実現する。

【構成】 ヘアチップなる半導体素子3に電力を供給する給電基板2が半導体素子3の収容部2aを有し、半導体素子3が半導体素子3に信号の伝送を行う信号伝送基板1の配線層1bに接合され、半導体素子3が収容部2aに収容され、収容部2aが信号伝送基板1で閉鎖され、信号伝送基板1が給電基板2に重合されて接合される。



1; 信号伝送基板  
1a; 基体  
1b; 配線層  
1d; 素子用電極  
1e; 給電電極  
1f; 基板間入出力用電極  
2; 給電基板  
2a; 収容開口部  
2c; 給電電極  
2d; 基板間入出力用電極  
2e; 外部入出力端子  
3; 半導体素子  
3a; 電気接続用電極  
4; はんだ

## 【特許請求の範囲】

【請求項1】 未パッケージで良品の半導体素子と、この半導体素子に信号の伝送を行う配線層を有する信号伝送基板と、上記半導体素子に電力を供給する給電基板とを備えた半導体装置において、上記給電基板が半導体素子の収容部を有し、この半導体素子が上記信号伝送基板の配線層に接合され、この半導体素子が上記収容部に収容され、この収容部が上記信号伝送基板で閉鎖され、この信号伝送基板が上記給電基板に重合されて接合されたことを特徴とする半導体装置。

【請求項2】 前記収容部が給電基板の信号伝送基板側表面とこの信号伝送基板側表面との反対側裏面に貫通する収容開口部にて構成されたことを特徴とする請求項第1項記載の半導体装置。

【請求項3】 前記信号伝送基板の配線層を支持するための基体が半導体素子と近似する熱膨張係数の材料にて構成されたことを特徴とする請求項第1項記載の半導体装置。

【請求項4】 前記信号伝送基板の配線層が高分子材料と導体とで構成され、上記配線層を支持するための基体が給電基体との接合部に対応する除去部を備えたことを特徴とする請求項第1項記載の半導体装置。

【請求項5】 前記半導体素子が収容開口部に収容され、この収容開口部が給電基板に重合された信号伝送基板で塞がれた場合であって、その収容開口部に高分子樹脂が充填され固化されたことを特徴とする請求項第2項記載の半導体装置。

【請求項6】 前記収容部が給電基板の信号伝送基板側表面に開口するとともにこの信号伝送基板側表面との反対側裏面で閉鎖された有底状の収容凹部にて構成されたことを特徴とする請求項第1項記載の半導体装置。

【請求項7】 未パッケージで良品の半導体素子に電力を供給する給電基板の表面にその半導体素子の収容部と電気接続用電極と封止パッドとを形成する工程と、上記半導体素子に信号の伝送を行う信号伝送基板の配線層にその半導体素子を接合するとともに信号伝送基板の表面に上記電気接続用電極と封止パッドそれぞれに対向位置する電気接続用電極と封止パッドとを形成する工程と、上記信号伝送基板に接合された半導体素子を上記給電基板の収容部に収容するとともに信号伝送基板と給電給電とを互いに重合させそれぞれの電気接続用電極と封止パッドとを同時に接合する工程とからなることを特徴とする半導体装置の製造方法。

【請求項8】 前記半導体素子が収容凹部の底面に接合され、前記給電基板の裏面には放熱フィンが接合されたことを特徴とする請求項第6項記載の半導体装置。

【請求項9】 前記収容開口部を有する給電基板が半導体素子を背中合わせにした寸法とほぼ同等かまたはそれ以上の厚さを有し、この給電基体の収容開口部には信号伝送基板に接合された半導体素子が両側より背中合わせ

に収容され、この半導体素子の接合された信号伝送基板が上記給電基板の両側に接合されたことを特徴とする請求項第2項記載の半導体装置。

【請求項10】 前記信号伝送基板が高分子材料の絶縁体と金属の導体とで構成された可撓性を有したことを特徴とする請求項第1項記載の半導体装置。

【請求項11】 前記高分子材料の絶縁体と金属の導体とで構成された可撓性を有する信号伝送基板が給電基板側表面との反対側裏面に導体を有したことを特徴とする請求項第10項記載の半導体装置。

【請求項12】 前記高分子材料の絶縁体と金属の導体とで構成された可撓性を有する信号伝送基板が給電基板側表面との反対側裏面に入出力端子を有したことを特徴とする請求項第10項記載の半導体装置。

【請求項13】 前記給電基板が信号伝送基板側表面に入出力端子を有し、前記信号伝送基板が給電基板側表面との反対側裏面に入出力端子を有したことを特徴とする請求項第1項または第10項記載の半導体装置。

【請求項14】 前記収容凹部の底面には微細孔が設けられたことを特徴とする請求項第6項または請求項第10項記載の半導体装置。

【請求項15】 前記半導体素子が信号伝送基板の両側に接合され、この信号伝送基板の両側は前記収容開口部を有する給電基板が重合されて接合され、これら給電基板の収容開口部に上記半導体素子を収容したことを特徴とする請求項第2項または請求項第10項記載の半導体装置。

【請求項16】 前記半導体素子が信号伝送基板の両側に接合され、この信号伝送基板の両側は前記収容凹部を有する給電基板が収容凹部を互いに向かい合わせて重合されて接合され、これら給電基板の収容凹部に上記半導体素子を収容したことを特徴とする請求項第6項または請求項第10項記載の半導体装置。

【請求項17】 テスト配線を有するテスト基板に突起電極をそのテスト配線に電気的に接続させて形成する工程と、このテスト基板の突起電極に未パッケージの半導体素子の電気接続用電極を接合する工程と、この半導体素子を加熱雰囲気中でテストする工程と、このテスト終了後に半導体素子をテスト基板より剥離することによってその半導体素子の電気接続用電極が突起電極を供連れさせてテスト基板から剥離する工程とからなる半導体素子のテスト方法。

【請求項18】 テスト配線と突起電極とを有して未パッケージの半導体素子のテストを行うテスト基板において、上記突起電極とテスト配線とはテスト基板の表面に形成され、その突起電極は上記テスト配線の端面に接続されたことを特徴とする半導体素子のテスト基板。

【請求項19】 テスト配線と突起電極とを有して未パッケージの半導体素子のテストを行うテスト基板において、上記突起電極を除き、テスト基板の表面に配置され

たテスト配線が高分子樹脂で覆われ、この高分子樹脂のテスト配線より外側がテスト基板の表面に接合されたことを特徴とする半導体素子のテスト基板。

【請求項20】 テスト配線と突起電極とを有して未パッケージの半導体素子のテストを行うテスト基板において、上記突起電極はめっきで形成されたことを特徴とする半導体素子のテスト基板。

【請求項21】 テスト配線と突起電極とを有して未パッケージの半導体素子のテストを行うテスト基板において、上記突起電極は積層された複数の金属層で形成されたことを特徴とする半導体素子のテスト基板。

【請求項22】 テスト配線と突起電極とを有して未パッケージの半導体素子のテストを行うテスト基板において、上記突起電極とテスト配線とはテスト基板の表面に形成され、その突起電極は上記テスト配線にテスト配線の厚さ以下の薄膜で接続されたことを特徴とする半導体素子のテスト基板。

【請求項23】 テスト配線と突起電極とを有して未パッケージの半導体素子のテストを行うテスト基板が可撓性を有する高分子樹脂と金属を用いた導体とで構成されたことを特徴とする半導体素子のテスト基板。

【請求項24】 前記突起電極とテスト基板との間には金薄膜が介在されたことを特徴とする請求項第23項記載の半導体素子のテスト基板。

【請求項25】 テスト配線と突起電極とを有して未パッケージの半導体素子のテストを行うテスト基板の製造方法において、上記突起電極をテスト基板に形成し、この突起電極の上部を研磨することを特徴とするテスト基板の製造方法。

【請求項26】 前記テスト終了後に半導体素子をテスト基板より剥離することによってその半導体素子の電気接続用電極が突起電極を供連れさせてテスト基板から剥離する工程の後に、上記電気接続用電極に供連れさせてテスト基板から剥離された突起電極のテスト基板からの剥離部をエッチングする工程を付加したことを特徴とする請求項第17項記載の半導体素子のテスト方法。

【請求項27】 前記テスト終了後に半導体素子をテスト基板より剥離することによってその半導体素子の電気接続用電極が突起電極を供連れさせてテスト基板から剥離する工程の後に、上記電気接続用電極に供連れさせてテスト基板から剥離された突起電極のテスト基板からの剥離部を研磨する工程を付加したことを特徴とする請求項第17項記載の半導体素子のテスト方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明はベアチップと呼ばれる半導体素子を実装した半導体装置に関するものである。

【0002】

【従来の技術】 半導体装置の高速化と高密度化を実現するためには半導体素子と配線基板との接続距離と半導体

素子間の配線距離を短くすることが重要である。そのためには、半導体素子をはんだなどで配線基板の緻密な配線層に直に接合することが必要である。また、高速の半導体素子は消費電力が大きいので、配線基板の給電層において配線の導体を大きくして抵抗を小さくする必要があるのと、半導体素子からのかなりの発熱量を放熱することが必要である。

【0003】 図30は例えば電子材料；1993年5月号、第47～51頁に示された従来の半導体装置を示す断面図である。この図18において、3は半導体素子、31は配線基板、32は配線基板31の給電層、33は配線基板31の信号伝送層、34はキャップ、7は放熱フィン、1jは入出力端子を示す。給電層32はグリーンシートと導体ペーストとを用い印刷と焼成とによって形成された積層セラミックが主に採用される。信号伝送層33はスパッタと写真製版技術により導体に銅絶縁体にポリイミドを用い形成される。

【0004】 また、半導体素子は実装する前に、150℃の加熱雰囲気中で機能テストを行い、欠陥／不具合を出させるバーンインテストを実施する。半導体素子がパッケージングされていれば、パッケージのリードをソケットに挿入し、テストが可能であるが、パッケージされないベアチップと呼ばれる半導体素子をテストすることは、半導体素子の電気接続用電極全部にテスト用のピンを均一に接触させることは困難であるとされてきた。

【0005】 このようなことから、図31に示す方法が開発されている（第34回SHM技術講演会予稿集、第19～23頁、塚田）。図において、3は半導体素子、40は高融点はんだ、41は低融点はんだ、42はテスト配線、43はテスト基板を示す。a図において、半導体素子3には高融点はんだ40が蒸着等で形成され、b図において、高融点はんだ40には低融点はんだ41が積層される。つまり、溶融したはんだを有する容器の底板に穴を設けておき、溶融はんだに空気などで圧力を加え、容器の穴より押し出されたはんだを半導体素子3の高融点はんだ30上に堆積することによって、低融点はんだ41が高融点はんだ40上に形成される。そして、c図において、低融点はんだ41の下面をテスト配線42先端部の上面に接合させる一方、テスト配線42の後端部に図外のソケットを接続し、加熱雰囲気中で機能テストを行う。さらに、d図において、テスト後に加熱して低融点はんだ41を溶融させ、半導体素子3をテスト基板23のテスト配線42より取り外す。低融点はんだ31はテスト基板23に残る。最後に、e図において、テストで良品と確認された半導体素子3の高融点はんだ30上に、低融点はんだ31を再度形成し、この良品の半導体素子3の実装に備える。

【0006】

【発明が解決しようとする課題】 前記図30に示した従来の半導体装置では半導体素子3からの熱を放散するた

め、半導体素子3の裏面にキャップ34を設け、キャップ34に放熱フィン7を付ける構造であり、配線基板31上に積み上げる実装方法であるため、薄形化と小形化ができないのと、金属で形成したキャップ34とが必要であるため、コスト高になる問題がある。また、半導体素子3と配線基板31との熱膨張係数が異なるため、半導体素子3と配線基板31との接続部のはんだに亀裂の原因となる熱応力が発生し、信頼性上問題があった。

【0007】図31に示した従来の半導体素子のテスト方法は突起電極が、それぞれ別々の方法で形成された高融点のはんだ40と低融点のはんだ41の2層で構成され、テスト後、低融点のはんだ41を再度形成しなければならず、工程が繁雑である第一の問題点がある。高融点のはんだ40上に、低融点のはんだ41を形成するため、2つののはんだの位置がずれ、微細な突起電極が形成できない第二の問題点がある。

【0008】この発明は上記課題を解決するためになされたもので、半導体素子の高密度実装と高速信号伝送を安価に実現できる半導体装置を得ることを目的としており、さらにその半導体装置の製造方法ならびに半導体素子のテスト方法とテスト基板を提供することを目的とする。

【0009】

【課題を解決するための手段】請求項1に記載した第1の発明に係る半導体装置は、未パッケージで良品の半導体素子に電力を供給する給電基板が半導体素子の収容部を有し、この半導体素子が上記半導体素子に信号の伝送を行う信号伝送基板の配線層に接合され、この半導体素子が上記収容部に収容され、この収容部が上記信号伝送基板で閉鎖され、この信号伝送基板が上記給電基板に重合されて接合される構成としたものである。

【0010】請求項2に記載した第2の発明に係る半導体装置は、第1の発明の収容部が給電基板の信号伝送基板側表面とこの信号伝送基板側表面との反対側裏面とに通ずる収容開口部にて構成されたものである。

【0011】請求項3に記載した第3の発明に係る半導体装置は、第1の発明の信号伝送基板の配線層を支持するための基体が半導体素子と近似する熱膨張係数の材料にて構成されたものである。

【0012】請求項4に記載した第4の発明に係る半導体装置は、第1の発明の信号伝送基板の配線層が高分子材料と導体とで構成され、上記配線層を支持するための基体が給電基体との接合部に対応する除去部を備えたものである。

【0013】請求項5に記載した第5の発明に係る半導体装置は、第2の発明の半導体素子が収容開口部に収容され、この収容開口部が給電基板に重合された信号伝送基板で塞がれた場合であって、その収容開口部に高分子樹脂が充填され固化される構成としたものである。

【0014】請求項6に記載した第6の発明に係る半導

体装置は、第1の発明の収容部が給電基板の信号伝送基板側表面に開口するとともにこの信号伝送基板側表面とは反対側裏面で閉鎖された有底状の収容凹部にて構成されたものである。

【0015】請求項7に記載した第7の発明に係る半導体装置の製造方法は、未パッケージで良品の半導体素子に電力を供給する給電基板の表面にその半導体素子の収容部と電気接続用電極と封止パッドとを形成し、上記半導体素子に信号の伝送を行う信号伝送基板の配線層にその半導体素子を接合するとともに信号伝送基板の表面に上記電気接続用電極と封止パッドそれぞれに対向位置する電気接続用電極と封止パッドとを形成し、上記信号伝送基板に接合された半導体素子を上記給電基板の収容部に収容するとともに信号伝送基板と給電給電とを互いに重合させそれぞれの電気接続用電極と封止パッドとを同時に接合するものである。

【0016】請求項8に記載した第8の発明に係る半導体装置は、第6の発明の半導体素子が収容凹部の底面に接合され、前記給電基板の裏面には放熱フィンが接合される構成としたものである。

【0017】請求項9に記載した第9の発明に係る半導体装置は、第2の発明の収容開口部を有する給電基板が半導体素子を背中合わせにした寸法とほぼ同等かまたはそれ以上の厚さを有し、この給電基体の収容開口部には信号伝送基板に接合された半導体素子が両側より背中合わせに収容され、この半導体素子の接合された信号伝送基板が上記給電基板の両側に接合される構成としたものである。

【0018】請求項10に記載した第10の発明に係る半導体装置は、第1の発明の信号伝送基板が高分子材料の絶縁体と金属の導体とで構成された可撓性を有する構成としてもものである。

【0019】請求項11に記載した第11の発明に係る半導体装置は、第10の発明の信号伝送基板が給電基板側表面との反対側裏面に導体を有する構成としたものである。

【0020】請求項12に記載した第12の発明に係る半導体装置は、第10の発明の信号伝送基板が給電基板側表面との反対側裏面に入出力端子を有する構成としたものである。

【0021】請求項13に記載した第13の発明に係る半導体装置は、第1または第10の発明の給電基板が信号伝送基板側表面に入出力端子を有し、前記信号伝送基板が給電基板側表面との反対側裏面に入出力端子を有する構成としたものである。

【0022】請求項14に記載した第14の発明に係る半導体装置は、第6または第10の発明の収容凹部の底面には微細孔が設けられる構成としたものである。

【0023】請求項15に記載した第15の発明に係る半導体装置は、第2または第10の発明の半導体素子が

信号伝送基板の両側に接合され、この信号伝送基板の両側は前記収容開口部を有する給電基板が重合されて接合され、これら給電基板の収容開口部に上記半導体素子を収容する構成としたものである。

【0024】請求項16に記載した第16の発明に係る半導体装置は、第6または第10の発明の半導体素子が信号伝送基板の両側に接合され、この信号伝送基板の両側は前記収容凹部を有する給電基板が収容凹部を互いに向かい合わせて重合されて接合され、これら給電基板の収容凹部に上記半導体素子を収容する構成としたものである。

【0025】請求項17に記載した第17の発明に係る半導体素子のテスト方法は、テスト配線を有するテスト基板に突起電極をそのテスト配線に電氣的に接続させて形成し、このテスト基板の突起電極に未パッケージの半導体素子の電気接続用電極を接合し、この半導体素子を加熱雰囲気中でテストし、このテスト終了後に半導体素子をテスト基板より剥離することによってその半導体素子の電気接続用電極が突起電極を供連れさせてテスト基板から剥離するようにしたものである。

【0026】請求項18に記載した第18の発明に係る半導体素子のテスト基板は、突起電極とテスト配線とがテスト基板の表面に形成され、その突起電極がテスト配線の端面に接続される構成としたものである。

【0027】請求項19に記載した第19の発明に係る半導体素子のテスト基板は、突起電極を除き、テスト基板の表面に配置されたテスト配線が高分子樹脂で覆われ、この高分子樹脂のテスト配線より外側がテスト基板の表面に接合される構成としたものである。

【0028】請求項20に記載した第20の発明に係る半導体素子のテスト基板は、突起電極がめっきで形成される構成としたものである。

【0029】請求項21に記載した第21の発明に係る半導体素子のテスト基板は、突起電極が積層された複数の金属層で形成される構成としたものである。

【0030】請求項22に記載した第22発明に係る半導体素子のテスト基板は、突起電極とテスト配線とがテスト基板の表面に形成され、その突起電極がテスト配線にテスト配線の厚さ以下の薄膜で接続される構成としたものである。

【0031】請求項23に記載した第23の発明に係る半導体素子のテスト基板は、テスト基板が可撓性を有する高分子樹脂と金属を用いた導体とで構成されたものである。

【0032】請求項24に記載した第24の発明に係る半導体素子のテスト基板は、第23の発明の突起電極とテスト基板との間に金薄膜が介在される構成としたものである。

【0033】請求項25に記載した第25の発明に係るテスト基板の製造方法は、突起電極をテスト基板に形成

し、この突起電極の上部を研磨するものである。

【0034】請求項26に記載した第26の発明に係る半導体素子のテスト方法は、第17の発明に電気接続用電極に供連れられてテスト基板から剥離された突起電極のテスト基板からの剥離部をエッチングする工程を付加したものである。

【0035】請求項27に記載した第27の発明に係る半導体素子のテスト方法は第17の発明に電気接続用電極に供連れられてテスト基板から剥離された突起電極のテスト基板からの剥離部を研磨する工程を付加したものである。

【0036】

【作用】第1の発明の半導体装置は、信号伝送基板と給電基板とが互いに重合して接合され、信号伝送基板に接合される半導体素子が給電基板の収容部内に収容されるので、半導体装置が薄形で小形となる。また、半導体素子3が対向する信号伝送基板の配線層に接合されるので、隣接する半導体素子相互間での信号通路の長さが短くなり、信号の処理が高速となる。

【0037】第2の発明の半導体装置は、信号伝送基板と給電基板とが互いに重合して接合された状態において、収容開口部が給電基板の信号伝送基板と対向しない側の板面としての裏面に開放するので、半導体素子が発生する熱が収容開口部から給電基板の裏面外側へ速やかに放熱される。

【0038】第3の発明の半導体装置は、信号伝送基板の基体が半導体素子に近似する熱膨張係数を有する材料で形成されるので、この基体が配線層を支持し、半導体素子と信号伝送基板との接合部での熱応力の発生量が少なくなり、半導体素子と信号伝送基板との電氣的な接続が確保される。

【0039】第4の発明の半導体装置は、信号伝送基板の基体が除去部を有するので、信号伝送基板が給電基板に接合される場合、除去部に対応する配線層が給電基板の凹凸に沿って変位して密着し、電氣的な接続の良好となる。

【0040】第5の発明の半導体装置は、半導体素子の収容された収容開口部が高分子樹脂で埋め込まれるので、半導体素子と信号伝送基板と給電基板相互の接合部まわりの防水性能が確保される。また半導体素子と信号伝送基板と給電基板相互の接合部まわりに充填された高分子樹脂が同接合部での熱応力を緩和し、半導体素子と信号伝送基板および給電基板相互の電氣的な接続が良好となる。

【0041】第6の発明の半導体装置は、半導体素子が収容凹部の中で信号伝送基板に接合されるので、半導体素子が収容凹部および信号伝送基板で封止され、特定の封止キャップが不要となる。また、半導体素子の熱が収容凹部の底面から給電基板の裏面外側へ放熱されるので、放熱フィンを設けずとも、放熱が確保される。



【0042】第7の発明の半導体装置の製造方法は、信号伝送基板と給電基板とを互いに重合させそれぞれの電気接続用電極と封止パッドとを同時に接合するので、製造工程の短縮化が図れる。

【0043】第8の発明の半導体装置は、半導体素子が収容凹部の底面に接合され、その底面を構成する給電基板の裏面に放熱フィンを設けたので、半導体素子からの熱が放熱フィンへ速やかに伝わり半導体装置外に放熱される。

【0044】第9の発明の半導体装置は、給電基板が二体の信号伝送基板で挟まれ、その二体の信号伝送基板に接合された半導体素子が背中合わせて給電基板内に収容されるので半導体装置の厚さがそれほど厚くならず、半導体素子の実装密度が2倍になる。

【0045】第10の発明の半導体装置は、信号伝送基板が可撓性を有し給電基板表面の凹凸に沿い変位して密着するうえ、信号伝送基板が半導体素子3との接合部での熱応力を吸収し、半導体素子の信号伝送基板との電気的な接続が確保される。

【0046】第11の発明の半導体装置は、信号伝送基体が支持基体を持たない可撓性を有し、信号伝送基体の裏面に敷設された金属膜が半導体装置中の配線に対する静電シールドを発揮し、高い耐ノイズ性が得られる。

【0047】第12の発明の半導体装置は、入出力端子が信号伝送基体の裏面に突設されるので、半導体装置をマザーボードに搭載する場合、入出力端子がマザーボードの表面の凹凸に沿い変位しマザーボードへの電気的な接続の信頼性が向上する。

【0048】第13の発明の半導体装置は、信号伝送基体が入出力端子を有し、給電基板が入出力端子を有するので、入出力用の電極が信号の伝送用と給電用とに分けられ、用途に応じた寸法の電極が形成可能で、半導体装置の性能が向上する。

【0049】第14の発明の半導体装置は、収容凹部の底面が微細孔を有するので、半導体素子で発生した熱が給電基板の裏面外側に効率よく放熱される。また、半導体素子が収容凹部の底面に接着剤を用いて接合される場合、接着剤が微細孔に侵入し、半導体素子の収容凹部の底面との間に介在する接着剤の厚さが薄くなり、半導体素子で発生した熱が給電基板の裏面外側に効率よく放熱される。また、給電基板の裏面に放熱フィンを設ける場合、微細孔に侵入した接着剤が給電基板の裏面に流出して放熱フィンを接合するための接着剤として有効に働き、放熱フィンの給電基板への取り付けがよくなる。

【0050】第15の発明の半導体装置は、信号伝送基板の厚さが薄くなり、この薄い信号伝送基板がその両表面に半導体素子を接合して二体の給電基板で挟まれ、その給電基板内に半導体素子を収めるので、半導体装置の厚さが一体の給電基板の厚さだけ増える程度に薄くなりつつ、半導体素子の実装密度が2倍になる。

【0051】第16の発明の半導体装置は、信号伝送基板の厚さが薄くなり、この薄い信号伝送基板の両表面に半導体素子を接合し、この信号伝送基板を二体の給電基板で挟むようにすることで、半導体素子が封止されるので、高密度実装で信頼性が高くなる。

【0052】第17の発明の半導体素子のテスト方法は、テスト終了後に、半導体素子をテスト基板から剥離すると、突起電極が半導体素子に供連れしてテスト基板から剥離し、半導体素子に突起電極が形成される。つまり、半導体素子のテストと半導体素子への突起電極形成とが同時に行われるため、テスト工程が簡略化され、テストのコストが低減する。

【0053】第18の発明のテスト基板は、突起電極がテスト基板の絶縁体上に形成され、その突起電極がテスト配線の端面で接続するので、突起電極とテスト基板との密着力が突起電極と半導体素子との密着力よりも小さくなり、テスト後における半導体素子のテスト基板からの剥離が容易となり、半導体素子への突起電極形成も確実になる。

【0054】第19の発明のテスト基板は、高分子樹脂が突起電極を除きテスト配線を覆い、高分子樹脂がテスト配線を保持するので、半導体素子をテスト基板から剥離する際、半導体素子への供連れによって突起電極がテスト基板からの剥離するとき、テスト配線の剥離が防止される。

【0055】第20の発明のテスト基板は、突起電極をめっきで形成するので、多種類の金属からなる突起電極が容易に得られる。

【0056】第21の発明のテスト基板の製造方法は、突起電極を複数の金属で構成するので、はんだ接合の外に、金-金の熱拡散接合も可能となり、半導体素子の配線基板との接続条件の幅が広がる。

【0057】第22の発明のテスト基板は、突起電極とテスト配線とをテスト配線より薄い薄膜導体で接続するので、テスト配線を残して、突起電極の剥離が容易となる。

【0058】第23の発明のテスト基板は、テスト基板を高分子樹脂と金属で構成するので、テスト基板が可撓性を有し、突起電極を接続した後の半導体素子のテスト基板からの剥離が容易になる。

【0059】第24の発明のテスト基板は、高分子樹脂で構成されたテスト基板と突起電極との間に金を設けるので、突起電極とテスト基板との密着力が小さくなり、半導体素子のテスト基板からの剥離が容易になる。

【0060】第25の発明のテスト基板の製造方法は、テスト基板に突起電極が形成された後、突起電極の上部を研磨するので、突起電極の高さが揃い、半導体素子と突起電極との均一な接続が行われる。

【0061】第26の発明の半導体素子のテスト方法は、半導体素子とともに突起電極をテスト基板から剥離

後、突起電極の先端部をエッチングするので、突起電極の表面が清浄になり、半導体素子の配線基板への接続がよくなる。

【0062】第27の発明の半導体素子のテスト方法は、半導体素子とともに突起電極をテスト基板から剥離後、突起電極の先端部を研磨するので、突起電極の高さが揃い、半導体素子の配線基板への接続がよくなる。

【0063】

【実施例】以下、この発明の各実施例を図1乃至図3を用い、前述の従来例と同一部分に同一符号を付して説明する。

実施例1（請求項1、請求項2、請求項3に対応）：図1はこの発明の実施例1による単一構成された半導体装置の図2のA-A線に相当する断面図を示し、図2はこの実施例1の分解された半導体装置の斜視図を示す。図2において、半導体装置は信号伝送基板1と給電基板2と半導体素子3とを備える。信号伝送基板1は基体1aと、この基体1a上に薄膜技術を用いて形成された微細な配線パターンを有する配線層1bとを有する。具体的には、基体1aは半導体素子3に近似する熱膨張係数を有する材料で形成されている。半導体素子3は熱膨張係数が3.5程度であるのが一般的であるので、上記基体1aの材料としては例えばシリコン（熱膨張係数は3.5）、シリコンカーバイド（熱膨張係数は3.5）あるいはアルミニウムナイトライド（熱膨張係数は5.7）などが用いられる。また、上記配線層1bは、基体1a上に例えばポリイミドをスピンコートで塗布した後に350℃で焼成してポリイミドの絶縁体を形成し、この絶縁体上にスパッタで銅などの金属の導体膜を形成し、その導体膜上にレジストを成膜し、そのレジスト上に写真製版技術でパターンニングを行った後、電気メッキで銅を析出し、不要な導体膜をエッチングで除去し、所定の微細な配線パターンを有する導体パターン1cを絶縁体上に形成し、この導体パターン1cを含む絶縁体上にポリイミドを塗布し、写真製版技術でバイアを形成し、ポリイミドを焼結した後、上記と同様にパターンニングとエッチングとで再び導体パターン1cを形成することによって、多層に形成されている。つまり、配線層1bは絶縁体形成と導体パターン1c形成とが繰り返された多層になっており、この配線層1bの半導体素子配置側表面には素子用電極1d（図1参照）と給電電極1eと基板間入出力用電極1fとが配置されている。これら素子用電極1dと給電電極1eと基板間入出力用電極1fとは上記配線層1bの半導体素子配置側表面に位置する表層の導体パターン1cによって形成されたものである。内側基板間入出力電極1eと基板間入出力電極1dとは信号伝送基板1と給電基板2との間での電気的な接続をとるために信号伝送基板1に設けた電気接続用電極である。この図2では素子用電極1dは半導体素子3の真下に存在するので図示していないが、電気接続用電極1eは半導

体素子3まわりに配置され、入出力用電極1fは配線層1bの外周縁に配置されている。この実施例1では絶縁体にはポリイミドを用いたが、エポキシ系の高分子樹脂でもよいし、二酸化シリコンなどの無機物でもよい。導体膜としてはスパッタで成膜したが、メッキなどで成膜してもよい。導体パターン1cの材料には銅を用いたが、アルミニウムなどでもよい。

【0064】給電基板2は上記信号伝送基板1に配置された半導体素子3の收容部として給電基板2の両側板面に貫通する收容開口部2aが設けられた積層セラミックで形成される。具体的には、給電基板2は絶縁体を形成する未焼結セラミックシートなるグリーンシートを用い、グリーンシートに收容開口部2aを打ち抜き形成し、このグリーンシート上に印刷で導体ペーストをパターンニングし、所定の配線パターンを有する導体2bをグリーンシート上に形成し、この導体2b上に再び收容開口部2aの形成されたグリーンシートを載せ、このグリーンシート上に太くして抵抗の小さな所定の配線パターンを有する導体パターン2bをパターンニングして多層体を形成し、この多層体を焼結した積層セラミックになっている。換言するならば、給電基板2は收容開口部2aを有するグリーンシート形成と導体パターン2b形成とが繰り返されて太くて抵抗の小さな導体パターン2bを有する多層体を形成し、この多層体を焼結した積層セラミックになっている。この給電基板2の信号伝送基板側表面には給電電極2cと基板間入出力用電極2dと外部入出力端子2eとが配置されている。これら給電電極2cと基板間入出力用電極2dおよび外部入出力端子2eは上記給電基板2の信号伝送基板1側表面に位置する表層の導体パターン2bによって形成されたものである。給電電極2cは收容開口部2aまわりに配置され、この給電電極2cの外側に基板間入出力用電極2dが配置され、外部入出力端子2eは給電基板2の外周縁に配置され、信号伝送基板1に配置された半導体素子3を收容開口部2aに收容しつつ信号伝送基板1を給電基板2に重ね合わせたとき、給電電極2cは上記信号伝送基板1の給電電極1eと対向し、基板間入出力用電極2dは上記信号伝送基板1の基板間入出力用電極1fと対向し、外部入出力端子2eは信号伝送基板1の外側に露出する。給電電極2cと基板間入出力用電極2dとは信号伝送基板1と給電基板2との間での電気的な接続をとるために給電基板2に設けた電気接続用電極である。この実施例1では給電基板2は積層セラミックを用いたが、プリント配線板を用いてもよい。

【0065】半導体素子3は物理的素子形成プロセスを経たウエハから切り出されその信号伝送基板1側表面に信号伝送用および給電用などの電気接続用電極3a（図1参照）が設けられバーインテストで良品となった、例えばLSIのような信号の高速処理可能なベアチップになっている。この半導体素子3は信号伝送基板1の配線



層1b上に搭載される。この半導体素子3を搭載した信号伝送基板1は図2に矢印で示すように裏返され、半導体素子3を収容開口部2aに収容しつつ、収容伝送基板の配線層1bが給電基板2に重ね合わせて接合されることにより、半導体装置が単体構成される。

【0066】具体的には、図1に示すように、半導体素子3の電気接続用電極3aが信号伝送基板1の素子用電極1dにはんだ4で接合され、半導体素子3が信号伝送基板1に組み付けられた後、半導体素子3を収容開口部2aに収容しつつ、信号伝送基板1と給電基板2とが重ね合わされ、信号伝送基板1の給電電極1eと基板間入出力用電極1fとが給電基板2の給電電極2cと基板間入出力用電極2dにはんだ4で接合されることによって、半導体装置が単一構成される。上記半導体素子3の信号伝送基板1への接合には、はんだ4を用いたが、半導体素子3の電気接続用電極3aの表面および信号伝送基板1の素子用電極1dの表面に金をめっきしておき、それら金と金との熱圧着でもよい。

【0067】したがって、この実施例1の半導体装置によれば、図1に示すように、信号伝送基板1と給電基板2とが互いに重合して接合され、信号伝送基板1に接合される半導体素子3が給電基板2の収容開口部2a内に収容され、半導体素子3が給電基板2内に収められた構造であるので、半導体装置の厚さが信号伝送基板1の厚さと給電基板2の厚さととのほぼ合計の寸法となり、半導体装置が薄形となる。しかも、配線層1bが半導体素子3と対向する部分にも配置されるので、その配線層1bの半導体素子3と対向する部分にも微細な配線パターンを形成する導体パターン1cを配置することによって、信号伝送基板1の面積が小さくでき、半導体装置が小形となる。また、半導体素子3の電気接続用電極3aが配線層1bの半導体素子3と対向する素子用電極1dに接合されるので、隣接する半導体素子3相互間での信号通路の長さが必然的に短くなり、信号の高速処理も向上できる。特に、この点は請求項1に対応する。

【0068】加えて、この実施例1の半導体装置によれば、信号伝送基板1と給電基板2とが互いに重合して接合された状態において、収容開口部2aが給電基板1の信号伝送基板1と対向しない側の板面としての裏面に開放しているので、半導体素子3の動作中に半導体素子3が発生する熱が収容開口部3から給電基板2の裏面外側へ放熱されるので、放熱フィンを設けずとも半導体素子3の放熱性が向上できる。特に、この点は請求項2に対応する。

【0069】加えて、この実施例1の半導体装置によれば、放熱フィンを設けなければそれだけ低コストで半導体装置を提供できる。

【0070】加えて、この実施例1の半導体装置によれば、基体1aが半導体素子3に近似する熱膨張係数を有する例えばシリコン、シリコンカーバイドまたはアルミ

ニウムナイトライドなどのような材料で形成されているので、この基体1aが配線層1bを一体不可分に支持し、半導体素子3の電気接続用電極3aと配線層1bの素子用電極1dとの接合にはんだ4を用いても、はんだ4にクラック（亀裂）の発生原因となる熱応力はかからず、半導体素子3の電気接続用電極3aと配線層1bの素子用電極1dとの接合の電気的な接続が確保できる。特に、この点は請求項3に対応する。

【0071】実施例2（請求項4に対応）。図3はこの発明の実施例2による半導体装置の断面図を示す。図3において、半導体装置は信号伝送基板1と給電基板2と半導体素子3とを備え、給電基板2は収容開口部2aが設けられた積層セラミックで形成され、給電基板2の信号伝送基板側表面には給電電極2cと基板間入出力用電極2dと外部入出力端子2eとを有する。信号伝送基板1は基体1aと、この基体1a上に薄膜技術を用いて形成された微細な配線パターンを有する配線層1bとを有し、この配線層1bはポリイミドまたはエポキシ系などの高分子材料からなる絶縁体と導体パターン1c（図2参照）との多層に構成され、配線層1bの半導体素子配置側表面には素子用電極1dと給電電極1eと外側基板間入出力用電極1fとを備え、この信号伝送基板1において給電基板2との電気接続部にあたる部分の基体1aは除去されている。この基体1aの除去部は符号1gで示す。この除去部1gは、基体1aの給電基板2との接続部以外の部分をレジストなどで保護した後、エッチングで基体1aの露出部分を除去し、レジストを剥離することによって形成される。このエッチングにおいて、基体1aの材料に鉄合金の通称コパルを用いた場合は塩化第二鉄と塩酸を用い、基体1aの材料にアルミナを用いた場合はリン酸を用い、基体1aの材料にシリコンを用いた場合は硝酸とフッ化水素酸の混酸を用いればよい。この除去部1gは基体1aの給電電極1eと基板間入出力用電極1fとに対向する部分に形成され、この除去部1gによって、基体1aは収容開口部2aと対向する部分に存在する。

【0072】したがって、この実施例2の半導体装置によれば、配線層1bが高分子材料からなる絶縁体と導体との多層に構成され、図3に示すように、信号伝送基板1の基体1aは給電電極1eと基板間入出力用電極1fとに対向する部分に除去部1gを有するので、信号伝送基板1の給電電極1eと基板間入出力用電極1fとが給電基板2の給電電極2cと基板間入出力電極2eとにはんだ4で接合される場合、除去部1gに存在する配線層1bが給電基板1の信号伝送基板側表面の凹凸に沿い変位し、給電電極1eと基板間入出力用電極1fと給電電極2cと基板間入出力用電極2dとの間にはんだ4を介在して給電電極2cと基板間入出力用電極2dとに密着するので、電気的な接続の信頼性が向上できる。

【0073】なお、この実施例2でも上記実施例1と同

様に、半導体素子3の電気接続用電極3aが信号伝送基板1の素子用電極1dにはんだ4で接合され、この半導体素子3が給電基板2の收容開口部2a内に收容されつつ、信号伝送基板1と給電基板2とが互いに重合され、信号伝送基板1の給電電極1eと基板間入出力用電極1fとが給電基板2の給電電極2cと基板間入出力用電極2dとにはんだ4で接合され、半導体装置が単一構成される。

【0074】実施例3（請求項5に対応）．図4はこの発明の実施例3による半導体装置の断面図を示す。図4において、半導体装置は信号伝送基板1と給電基板2と半導体素子3とを備え、給電基板2は收容開口部2aが設けられた積層セラミックで形成され、給電基板2の信号伝送基板側表面には給電電極2cと基板間入出力用電極2dと外部入出力端子2eとを有し、信号伝送基板1は基体1a上に薄膜技術を用いて形成された微細な配線パターンを有する配線層1bを有し、配線層1bの半導体素子配置側表面には素子用電極1dと給電電極1eと基板間入出力用電極1fとを備え、收容開口部2aの中には半導体素子3が存在した状態で高分子樹脂5が充填、固化されている。この高分子樹脂5はエポキシ系、シリコン系を用いる。具体的には、半導体素子3の電気接続用電極3aが信号伝送基板1の素子用電極1dにはんだ4で接合され、この半導体素子3が給電基板2の收容開口部2a内に收容されつつ、信号伝送基板1と給電基板2とが互いに重合され、信号伝送基板1の給電電極1eと基板間入出力用電極1fとが給電基板2の給電電極2cと基板間入出力用電極2dとにはんだ4で接合された状態において、高分子樹脂5は熔融状態で給電基板1の裏面側から收容開口部2aにすり切り程度となるように流し込まれた状態で固化される。この高分子樹脂5が收容開口部2aに流し込まれた場合、高分子樹脂5は收容開口部2aを構成する周壁面と半導体素子3との隙間、半導体素子3と信号伝送基板1との隙間および信号伝送基板1と給電基板2との隙間に流れ込む。この場合、信号伝送基板1と給電基板2との隙間に流れ込んだ高分子樹脂5は、高分子樹脂5の粘性による表面張力作用で、当該隙間の外周縁で止まり固化する。

【0075】したがって、この実施例3の半導体装置によれば、半導体素子3が收容開口部2aに收容された後、その收容開口部2aを高分子樹脂5で埋め込むことによって、半導体素子3の信号伝送基板1との接合部のまわり、信号伝送基板1の給電基板2との接合部のまわりが高分子樹脂5で満たされるので、半導体素子3の信号伝送基板1との接合部や信号伝送基板1の給電基板2との接合部への水分の侵入が阻止できる。加えて、半導体素子3の信号伝送基板1との接合や信号伝送基板1の給電基板2との接合にはんだ4を用いても、半導体素子3の信号伝送基板1との接合部のまわりや信号伝送基板1の給電基板2との接合部のまわりに満たされた高分子

樹脂5が、はんだ4へのクラック（亀裂）の発生原因となる熱応力を緩和し、半導体素子3の信号伝送基板1との電気的な接続や信号伝送基板1の給電基板2との電気的な接続が確保できる。

【0076】実施例4（請求項6に対応）．図5はこの発明の実施例4による半導体装置の断面図を示す。図5において、半導体装置は信号伝送基板1と給電基板2と半導体素子3とを備え、信号伝送基板1は基体1a上に薄膜技術を用いて形成された微細な配線パターンを有する配線層1bを有し、配線層1bの半導体素子配置側表面には素子用電極1dと給電電極1eと基板間入出力用電極1fとを備え、給電基板2の信号伝送基板側表面には給電電極2cと基板間入出力用電極2dと外部入出力端子2eとを有する。この給電基板2は半導体素子3の收容部としての收容凹部2fを有する。この收容凹部2fは信号伝送基板側表面に開放されているとに有底状に形成されている。給電基板2としてグリーンシートを使用した積層セラミックを用いる場合は、積層セラミックの焼結前において、收容凹部2fを形成する。具体的には、給電基板2の裏面側のグリーンシートに收容凹部2f用の開口部を形成せず、その上層となるグリーンシートに收容凹部2f用の開口部を形成することによって、收容凹部2fが信号伝送基板側表面に開放された有底状に形成される。または、焼結前の積層セラミックまたは全部のグリーンシートに收容凹部用の開口部を形成し、この開口部を給電基板2の裏面に接合した平板2gで封止することによって、收容凹部2fが信号伝送基板側表面に開放された有底状に形成される。また、給電基板2としてプリント配線基板を用いる場合は、收容凹部2f用の開口部をプリント基板に形成し、この開口部をプリント配線基板の裏面に接合した上記平板2gに相当する平板で塞ぐ。この收容凹部2fの底面には收容凹部2fに收容された半導体素子3の電気接続用電極3aが配置された側とは反対側に位置する面が接着剤6で接着されている。この接着剤6としてはエポキシ系に銀のフィラを混入した熱伝導がよいものを用いた。

【0077】したがって、この実施例4の半導体装置によれば、半導体素子3が給電基板2に形成された收容凹部2fに收容され、半導体素子3の電気接続用電極3aが收容凹部2fの中で給電基板2に重合されて接合された信号伝送基板1の素子用電極1dにはんだ4で接合された構造であるので、半導体素子3を收容凹部2fの周壁面と底面および信号伝送基板1とで封止できる。半導体素子3の封止に従来の碗形の封止キャップが不要となり、コスト低減ができる。加えて、半導体素子3の動作中に半導体素子3が発生する熱が收容凹部2fの底面から給電基板2の裏面外側へ放熱されるので、放熱フィンを設けずとも半導体素子3の放熱性が向上できる。しかも、放熱フィンを設けなければそれだけ低コストで半導体装置を提供できる。加えて、この実施例4のよう

に半導体素子3を収容凹部2fの底面を構成する平板2gに熱伝導のよい接着剤6で接着すれば、半導体素子3からの熱が接着剤6から平板2gへと速く伝わり、効率よく放熱できる。

【0078】実施例5（請求項7に対応）．図6はこの発明の実施例5による半導体装置の製造方法の途中の工程での断面図を示す。図6において、半導体装置は信号伝送基板1と給電基板2と半導体素子3とを備え、信号伝送基板1は基体1a上に薄膜技術を用いて形成された微細な配線パターンを有する配線層1bを有し、配線層1bの半導体素子配置側表面には素子用電極1dと給電電極1eと基板間入出力用電極1fと封止パッド1hとを有し、この封止パッド1hは給電電極1eと基板間入出力用電極1fとの間において給電電極1eと基板間入出力用電極1fと半導体素子3の周方向に位置をずらして配置され、給電基板2は収容凹部2fが設けられた積層セラミックで形成され、給電基板2の信号伝送基板側表面には給電電極2cと基板間入出力用電極2dと外部入出力端子2eと封止パッド2hとを有し、この封止パッド2hは給電電極2cと基板間入出力用電極2dとの間において給電電極2cと基板間入出力用電極2dと収容凹部2fの周方向に位置をずらして配置される。信号伝送基板1に配置された半導体素子3を収容開口部2aに収容しつつ信号伝送基板1を給電基板2に重ね合わせたとき、封止パッド2hと封止パッド1hとは対向する。これら封止パッド1h、2hは導電パターン1c（図2参照）形成と同時に形成される。これら封止パッド1h、2hは給電電極1e、基板間入出力用電極1f、給電電極2cおよび基板間入出力用電極2dとは電氣的に絶縁されている。

【0079】具体的には、この実施例5では半導体素子3の電気接続用電極3aが信号伝送基板1の素子用電極1dにはんだ4で接合され、半導体素子3が信号伝送基板1に組み付けられ、給電電極2cと基板間入出力用電極2dと封止パッド2hそれぞれにはんだ4を盛り付けた後、図6に示すように、半導体素子3が収容凹部2fの開口部に対向するように、信号伝送基板1と給電基板2とを平行をとるように対向させ、信号伝送基板1を矢印で示すように給電基板2側に移動させ、半導体素子3を収容開口部2aに収容し、信号伝送基板1と給電基板2とを重ね合わせ、信号伝送基板1の給電電極1eと基板間入出力用電極1fと封止パッド1hそれぞれを給電基板2の給電電極2cと基板間入出力用電極2dと封止パッド2hそれぞれに盛り付けられたはんだ4上に搭載し、はんだ4を加熱溶融後に固化させることによって、信号伝送基板1の給電電極1eと基板間入出力用電極1fと封止パッド1hそれぞれを給電基板2の給電電極2cと基板間入出力用電極2dと封止パッド2hとに同時にはんだ4で接合し、もって、単一構成された半導体装置を形成する。

【0080】要するに、この実施例5の半導体装置の製

造方法によれば、信号伝送基板1の給電電極1eと基板間入出力用電極1fと封止パッド1hそれぞれを給電基板2の給電電極2cと基板間入出力用電極2dと封止パッド2hとに同時にはんだ4で接合するので、製造工程の短縮化を図ることができる。なお、この実施例5では給電基板1を下側に配置し、その給電電極2側にはんだ4を盛り付ける例を図示して説明したが、信号伝送基板1を下側に配置し、その信号伝送基板1側にはんだ4を盛り付けても同様の効果がある。また、この実施例5では半導体素子3の収容部を収容凹部2fに形成した例を図示して説明したが、半導体素子3の収容部を図1に示すような収容開口部2aに構成しても同様に適用できる。

【0081】実施例6（請求項8に対応）．図7はこの発明の実施例6による半導体装置の断面図を示す。図7において、半導体装置は信号伝送基板1と給電基板2と半導体素子3と放熱フィン7とを備え、信号伝送基板1は基体1a上に薄膜技術を用いて形成された微細な配線パターンを有する配線層1bを有し、配線層1bの半導体素子配置側表面には素子用電極1dと給電電極1eと基板間入出力用電極1fと封止パッド1hとを有し、給電基板2は収容凹部2fが設けられた積層セラミックで形成され、給電基板2の信号伝送基板側表面には給電電極2cと基板間入出力用電極2dと外部入出力端子2eと封止パッド2hとを有し、上記収容凹部2fの底面には収容凹部2fに収容された半導体素子3の電気接続用電極3aが配置された側とは反対側に位置する面が接着剤6で接着され、この収容凹部2fの底面を構成する平板2gの裏面、つまり給電基板2の裏面に放熱フィン7が接合されている。この放熱フィン7としてはアルミニウムなどのような熱伝導がよい材料により櫛歯形の多数のフィンを有する形状に形成されたものを用いた。上記接着剤6としてはエポキシ系に銀のフィラを混入した熱伝導がよいものを用いた。

【0082】したがって、この実施例6の半導体装置によれば、半導体素子3が給電基板2に形成された収容凹部2fに収容され、半導体素子3の電気接続用電極3aが収容凹部2fの中で給電基板2に重合されて接合された信号伝送基板1の素子用電極1dにはんだ4で接合され、半導体素子3が収容凹部2fの底面に熱伝導のよい接着剤6で接着され、この半導体素子3の収容凹部2fの底面を含む給電基板1の裏面に放熱フィン7を設けた構造であるので、半導体素子3からの熱が接着剤6から放熱フィン7へと迅速に伝わり、半導体素子3が発生した熱を半導体装置外に効率よく放熱できる。

【0083】実施例7（請求項9に対応）．図8はこの発明の実施例7による半導体装置の断面図を示す。図8において、半導体装置は信号伝送基板1と給電基板2Aと半導体素子3とを備え、給電基板2Aは半導体素子3を背中合わせに重ね合わせた方向の高さよりもわずかに

大きい寸法の厚さを有し、この給電基板 2 A の両側には半導体素子 3 を接合した信号伝送基板 1 が接合される。具体的には、給電基板 2 A は收容開口部 2 a が設けられた積層セラミックで形成され、給電基板 2 A の信号伝送基板側表面には給電電極 2 c と基板間入出力用電極 2 d と外部入出力端子 2 e と封止パッド 2 h とを有し、信号伝送基板 1 は基体 1 a 上に微細な配線パターンを有する配線層 1 b を有し、配線層 1 b の半導体素子配置側表面には素子用電極 1 d と給電電極 1 e と基板間入出力用電極 1 f と封止パッド 1 h とを有し、半導体素子 3 の電気接続用電極 3 a が信号伝送基板 1 の素子用電極 1 d にはんだ 4 で接合され、この半導体素子 3 の組み付けられた信号伝送基板 1 の二体が半導体素子 3 を收容開口部 2 a に收容しつつ給電基板 2 A の両板面側に重ね合わされ、信号伝送基板 1 の給電電極 1 e と基板間入出力用電極 1 f と封止パッド 1 h それぞれが給電基板 2 A の給電電極 2 c と基板間入出力用電極 2 d と封止パッド 2 h それぞれにはんだ 4 で接合されることによって、半導体装置が単一構成される。この半導体装置は半導体素子 3 が背中合わせとなつて收容開口部 2 a に收容され、この收容開口部 2 a の形成された給電基板 2 A の両側に二体の信号伝送基板 1 を有するサンドイッチ構造になっている。

【0084】したがって、この実施例 7 の半導体装置によれば、厚さの厚い給電基板 2 A が半導体素子 3 の接合された二体の信号伝送基板 1 で挟まれ、その給電基板 2 に形成された收容開口部 2 a 内に半導体素子 3 を背中合わせに收容し、この收容開口部 2 a が信号伝送基板 1 で封止される構造であるので、半導体装置の厚さがそれほど厚くならず、半導体素子 3 の実装密度が 2 倍にできる。

【0085】実施例 8（請求項 10 に対応）、図 9 はこの発明の実施例 8 による半導体装置の断面図を示す。図 9 において、半導体装置は信号伝送基板 1 A と給電基板 2 と半導体素子 3 とを備え、信号伝送基板 1 A は高分子材料の絶縁体と金属の導体とで多層に構成されて可撓性を有する。具体的には、信号伝送基板 1 A は高分子材料からなるフィルム状の絶縁体の一表面に導体としての金属膜を貼り、レジストでパターンニングを行った後、エッチングを行い、所定の微細な配線パターンを有する導体パターンを形成し、この導体パターンを含む絶縁体の一表面に再び高分子材料からなるフィルム状の絶縁体を貼り、この絶縁体の一表面に導体パターンを形成する工程を繰り返すことにより、可撓性を有する多層に形成される。この信号伝送基板 1 A の半導体素子配置側表面には素子用電極 1 d と給電電極 1 e と基板間入出力用電極 1 f とを有し、素子用電極 1 d には半導体素子 3 の電気接続用電極 3 a がはんだ 4 で接合され、給電基板 2 は收容開口部 2 a が設けられた積層セラミックで形成され、給電基板 2 の信号伝送基板側表面には給電電極 2 c と基板間入出力用電極 2 d と外部入出力端子 2 e とを有し、半導

体素子 3 の組み付けられた信号伝送基板 1 半導体素子 3 を收容開口部 2 a に收容しつつ給電基板 2 に重ね合わされ、信号伝送基板 1 の給電電極 1 e と基板間入出力用電極 1 f それぞれが給電基板 2 の給電電極 2 c と基板間入出力用電極 2 d それぞれにはんだ 4 で接合されることによって、半導体装置が単一構成される。

【0086】したがって、この実施例 8 の半導体装置によれば、信号伝送基板 1 が高分子材料からなるフィルム状の絶縁体と金属膜とで構成された可撓性を有するので、半導体素子 3 を收容開口部 2 a に收容しつつ、信号伝送基板 1 を給電基板 2 にはんだ 4 で接合する場合、信号伝送基板 1 が給電基板 2 の信号伝送基板側表面の凹凸に沿い変形し、給電電極 1 e と基板間入出力用電極 1 f それぞれが給電電極 2 c と基板間入出力用電極 2 d それぞれとの間にはんだ 4 を介して給電電極 2 c と基板間入出力用電極 2 d それぞれに密着するので、電気的な接続の信頼性が向上できる。加えて、信号伝送基板 1 が半導体素子 3 を收容開口部 2 a に收容しつつ給電基板 2 に接合された状態において、信号伝送基板 1 が可撓性を有するので、半導体素子 3 の電気接続用電極 3 a と信号伝送基板 1 の素子用電極 1 d との接合にはんだ 4 を用いても、信号伝送基板 1 がはんだ 4 へのクラックの発生原因となる熱応力を吸収し、半導体素子 3 の信号伝送基板 1 との電気的な接続が確保でき、しかも半導体素子 3 の高い耐用寿命の持続性を確保するとともに、将来の入出力用の電極数が多くなるであろう半導体素子の緻密な電気的な接続も可能になる。

【0087】なお、この実施例 8 では信号伝送基板 1 として高分子材料からなるフィルム状の絶縁体に金属膜を貼ったものを用いたが、高分子材料からなるフィルム状の絶縁体にスパッタまたはメッキで金属膜を成膜してもよい。また、高分子材料としてはポリイミドやエポキシを用いても同様の効果が得られる。

【0088】実施例 9（請求項 11 に対応）、図 10 はこの発明の実施例 9 による半導体装置の断面図を示す。図 10 において、半導体装置は信号伝送基板 1 A と給電基板 2 と半導体素子 3 とを備え、信号伝送基板 1 A は高分子材料の絶縁体と金属の導体とで多層に構成されて可撓性を有し、この信号伝送基板 1 A の給電基板 2 とは反対側板面としての裏面には金属膜 1 i が形成され、この金属膜 1 i はスパッタまたはメッキで形成される。信号伝送基板 1 A の半導体素子配置側表面には素子用電極 1 d と給電電極 1 e と基板間入出力用電極 1 f とを有し、素子用電極 1 d には半導体素子 3 の電気接続用電極 3 a がはんだ 4 で接合され、給電基板 2 は收容開口部 2 a が設けられた積層セラミックで形成され、給電基板 2 の信号伝送基板側表面には給電電極 2 c と基板間入出力用電極 2 d と外部入出力端子 2 e とを有し、半導体素子 3 の組み付けられた信号伝送基板 1 半導体素子 3 を收容開口部 2 a に收容しつつ給電基板 2 に重ね合わされ、信号伝送



基板1の給電電極1eと基板間入出力用電極1fそれぞれが給電基板2の給電電極2cと基板間入出力用電極2dそれぞれにはんだ4で接合されることによって、半導体装置が単一構成される。

【0089】したがって、この実施例9の半導体装置によれば、信号伝送基板1Aが基体を持たずに絶縁体と導体とで可撓性を有し、金属膜1iが上記信号伝送基板1Aの裏面に敷設された構造であるので、金属膜1iが半導体装置中の半導体配線に対する電磁シールドを発揮し、耐ノイズ性の高い半導体装置を得ることができる。

【0090】なお、この実施例9では金属膜1iの材料としては銅、金およびアルミニウムなど電気抵抗の小さい材料であればよい。

【0091】実施例10（請求項12に対応）。図11はこの発明の実施例10による半導体装置の断面図を示す。図11において、半導体装置は信号伝送基板1Aと給電基板2と半導体素子3とを備え、信号伝送基板1Aは高分子材料の絶縁体と金属の導体とで多層に構成されて可撓性を有し、この信号伝送基板1Aの裏面には入出力端子1jを有する。具体的にはこの入出力端子1jは、信号伝送基板1Aの裏面を構成する絶縁体の裏面にレジストをパターニングした後、反応性イオンエッチングまたはウェットエッチングまたはレーザーでバイア穴を開け、このバイア穴にはんだメッキで導体を析出することによって形成されるか、バイア穴を形成した後、こんバイア穴にはんだペーストを印刷することによって形成される。信号伝送基板1Aの半導体素子配置側表面には素子用電極1dと給電電極1eと基板間入出力用電極1fとを有し、素子用電極1dには半導体素子3の電気接続用電極3aがはんだ4で接合され、給電基板2は收容開口部2aが設けられた積層セラミックで形成され、給電基板2の信号伝送基板側表面には給電電極2cと基板間入出力用電極2dと外部入出力端子2eとを有し、半導体素子3の組み付けられた信号伝送基板1半導体素子3を收容開口部2aに收容しつつ給電基板2に重ね合わされ、信号伝送基板1の給電電極1eと基板間入出力用電極1fそれぞれが給電基板2の給電電極2cと基板間入出力用電極2dそれぞれにはんだ4で接合されることによって、半導体装置が単一構成される。

【0092】したがって、この実施例10の半導体装置によれば、入出力端子1jが信号伝送基板1Aの裏面に突設された構造であるので、半導体装置を図外のマザーボードに搭載する場合、信号伝送基板1Aの入出力端子1jがマザーボードの表面の凹凸に沿い変位し、入出力端子1jのマザーボードへの電気的な接続の信頼性が向上できる。

【0093】実施例11（請求項13に対応）。図12はこの発明の実施例11による半導体装置の断面図を示す。図12において、半導体装置は信号伝送基板1Aと給電基板2と半導体素子3とを備え、信号伝送基板1A

は高分子材料の絶縁体と金属の導体とで多層に構成されて可撓性を有し、この信号伝送基板1Aの裏面には入出力端子1jを有し、信号伝送基板1Aの半導体素子配置側表面には素子用電極1dと給電電極1eと基板間入出力用電極1fとを有し、素子用電極1dには半導体素子3の電気接続用電極3aがはんだ4で接合され、給電基板2は收容開口部2aが設けられた積層セラミックで形成され、給電基板2の信号伝送基板側表面には給電電極2cと基板間入出力用電極2dと外部入出力端子2eとを有し、この給電基板2の外周縁に位置する外部入出力端子2e上には入出力端子2iが設けられ、この入出力端子2iは外部入出力端子2e上にメッキまたははんだペーストを印刷して形成され、上記信号伝送基板1Aに組み付けられた半導体素子3を收容開口部2aに收容しつつ、信号伝送基板1Aが給電基板2に重ね合わされ、信号伝送基板1Aの給電電極1eと基板間入出力用電極1fそれぞれが給電基板2の給電電極2cと基板間入出力用電極2dそれぞれにはんだ4で接合されることによって、半導体装置が単一構成される。

【0094】したがって、この実施例11の半導体装置によれば、信号伝送基板1Aが入出力端子1jを有し、給電基板2が入出力端子2iを有する構造であるので、入出力用の電極が信号の伝送用と給電用とに分けられ、用途に応じた寸法の電極が形成でき、半導体装置の性能が向上できる。

【0095】実施例12（請求項14に対応）。図13はこの発明の実施例12による半導体装置の断面図を示す。図13において、半導体装置は信号伝送基板1Aと給電基板2と半導体素子3と放熱フィン7とを備え、信号伝送基板1Aは高分子材料の絶縁体と金属の導体とで多層に構成されて可撓性を有し、この信号伝送基板1Aの半導体素子配置側表面には素子用電極1dと給電電極1eと基板間入出力用電極1fと封止パッド1hとを有し、素子用電極1dには半導体素子3の電気接続用電極3aがはんだ4で接合され、給電基板2は收容凹部2fを有し、給電基板2の信号伝送基板側表面には給電電極2cと基板間入出力用電極2dと外部入出力端子2eと封止パッド2hとを有し、上記收容凹部2fの底面には微細孔2jが設けられ、上記信号伝送基板1Aに組み付けられた半導体素子3が收容凹部2fに收容され、この半導体素子3の電気接続用電極3aが配置された側とは反対側に位置する面が收容凹部2fの底面に接着剤6で接着され、信号伝送基板1Aが給電基板2に重ね合わされ、信号伝送基板1Aの給電電極1eと基板間入出力用電極1fと封止パッド1hそれぞれが給電基板2の給電電極2cと基板間入出力用電極2dと封止パッド2hそれぞれにはんだ4で接合され、上記收容凹部2fの底面を構成する平板2gの裏面には放熱フィン7が接合され、半導体装置が単一構成される。上記微細孔2jは給電基板2をグリーンシートの積層セラミックで構成する

場合はグリーンシートの段階でグリーンシートに針のパンチングを行うことにより形成される。また、給電基板2がプリント配線基板に上記平板2gに相当する平板を接合して収容凹部2fを形成した場合は平板にドリルで穴あけ加工を行うことで微細孔2jを形成させる。

【0096】したがって、この実施例12の半導体装置によれば、収容凹部2fの底面が微細孔2jを有する構造であるので、半導体素子3を収容凹部2fの底面に接着剤6を用いて接合する場合、接着剤6が微細孔2jに侵入し、半導体素子3の収容凹部2fの底面との間に介在する接着剤6の厚さが薄くなり、半導体素子3で発生した熱を給電基板2の裏面側に効率よく放熱できる。また、給電基板2の裏面に放熱フィン7を設ける場合、上記微細孔2jに侵入した接着剤6が給電基板2の裏面に流出して放熱フィン7を接合するための接着剤として有効に働くので、放熱フィン7の給電基板2への取り付けが効率よくできる。

【0097】実施例13（請求項15に対応）。図14はこの発明の実施例13による半導体装置の断面図を示す。図14において、半導体装置は信号伝送基板1Aと給電基板2と半導体素子3とを備え、信号伝送基板1Aの両方の板面に半導体素子3が接合され、この信号伝送基板1の両方の板面には給電基板2が半導体素子3を内包しつつ接合される。具体的には、信号伝送基板1Aは高分子材料の絶縁体と金属の導体とで多層に構成されて可撓性を有し、この信号伝送基板1Aの両方の板面を構成する両表面には素子用電極1dと給電電極1eと基板間入出力用電極1fとを有し、両表面の素子用電極1dには半導体素子3の電気接続用電極3aがはんだ4で接合され、給電基板2は収容開口部2aが設けられた積層セラミックで形成され、給電基板2の信号伝送基板側表面には給電電極2cと基板間入出力用電極2dと外部入出力端子2eとを有し、この給電基板2の二体が上記信号伝送基板1Aの両表面に接合された半導体素子3を収容開口部2aに収容しつつ信号伝送基板1Aの両表面に重ね合わされ、信号伝送基板1Aの給電電極1eと基板間入出力用電極1fそれぞれが給電基板2の給電電極2cと基板間入出力用電極2dそれぞれにはんだ4で接合されることによって、半導体装置が単一構成される。この半導体装置は半導体素子3が二体の給電基板2の収容開口部2aに収容され、この二体の給電基板2の間に上記半導体素子3を接合した信号伝送基板1を有するサンドイッチ構造になっている。上記半導体素子3の信号伝送基板1Aへの接合は金-金の熱圧着でもよい。

【0098】したがって、この実施例13の半導体装置によれば、信号伝送基板1Aが絶縁体と導体とで厚さを薄く形成され、この薄い信号伝送基板1Aがその両表面に半導体素子3を接合して二体の給電基板2で挟まれ、その給電基板2に形成された収容開口部2a内に半導体素子3がそれぞれ収容された構造であるので、半導体装

置の厚さが一体の給電基板2の厚さだけ増える程度に薄くなりつつ、半導体素子3の実装密度が2倍にできる。

【0099】また、上記図14に示した単一の半導体装置を複数個積層することにより図15に示した半導体装置が得られる。この図15に示す実施例13の異なる例においては、給電基板2の裏面には給電電極2cと外部入出力端子2eとが付設され、この裏面の給電電極2cと外部入出力端子2eそれぞれが単一の半導体装置を複数個積層する際にはんだ4で接合され、単一の半導体装置を複数個積層した半導体装置が単一構成される。したがって、この図15に示す多段構造の半導体装置によれば、半導体装置の外形に比較して半導体素子3の実装密度を飛躍的に伸ばせる半導体素子3の3次元実装が容易にできる。

【0100】実施例14（請求項16に対応）。図16はこの発明の実施例14による半導体装置の断面図を示す。図16において、半導体装置は信号伝送基板1Aと給電基板2と半導体素子3と放熱フィン7とを備え、信号伝送基板1Aは高分子材料の絶縁体と金属の導体とで多層に構成されて可撓性を有し、この信号伝送基板1Aの両表面には素子用電極1dと給電電極1eと基板間入出力用電極1fと封止パッド1hとを有し、両表面の素子用電極1dには半導体素子3の電気接続用電極3aがはんだ4で接合され、この信号伝送基板1Aの両方の板面には給電基板2Aが半導体素子3を内包しつつ接合される。つまり、給電基板2は収容凹部2fを有し、給電基板2の信号伝送基板側表面には給電電極2cと基板間入出力用電極2dと外部入出力端子2eと封止パッド2hとを有し、この給電基板2の二体が上記信号伝送基板1Aに接合された半導体素子3を収容凹部2fに収容し、この半導体素子3の電気接続用電極3aが配置された側とは反対側に位置する面が収容凹部2fの底面に接着剤6で接着され、給電基板2の二体が信号伝送基板1Aの両表面に重ね合わされ、信号伝送基板1Aの給電電極1eと基板間入出力用電極1fと封止パッド1hそれぞれが給電基板2の給電電極2cと基板間入出力用電極2dと封止パッド2hそれぞれにはんだ4で接合され、上記収容凹部2fの底面を構成する平板2gの裏面には放熱フィン7が接合され、半導体装置が単一構成される。

【0101】したがって、この実施例14の半導体装置によれば、信号伝送基板1Aが絶縁体と導体とで厚さを薄く形成され、この薄い信号伝送基板1Aがその両表面に半導体素子3を接合して二体の給電基板2で挟まれ、その給電基板2に形成された収容凹部2f内に半導体素子3がそれぞれ収容された構造であるので、半導体素子3の実装密度が2倍に向上でき、加えて、信号伝送基板1Aの両表面に半導体素子3を接合し、この信号伝送基板1Aを二体の給電基板2で挟むようにすることで、半導体素子3が封止できるので、半導体装置の信頼性が高



くなる。結果として高密度実装で信頼性の高い半導体装置を得ることができる。

【0102】実施例15（請求項17に対応）。図17はこの発明の実施例15による半導体素子のテスト方法に使用するテスト基板とテストを行うための半導体素子と分解した斜視図を示し、図18はこの実施例15による半導体素子のテスト方法の断面図を示し、図18のa図はテスト基板10上に突起電極12を形成した状態であり、図18のb図は突起電極12に半導体素子3を接合した状態であり、図18のc図はテストを実施する状態であり。図18のd図は半導体素子3をテスト基板10から剥離した状態である。図17において、半導体素子3は物理的な素子形成プロセスを経たウエハから切り出されその一表面に信号伝送用および給電用などの電気接続用電極3aが設けられたベアチップになっている。テスト基板10はセラミックで形成され、このテスト基板10の一表面に半導体素子3の電気接続用電極3aと同数のテスト配線10aがあらかじめ形成され、各テスト配線10aのテスト基板10の左右縁に延設された終端部はテスト基板10の左右縁に装着されたコネクタ11と電気的に接続され、各テスト配線10aの先端部のテスト基板10上には突起電極12が配置され、これらの突起電極12は半導体素子3の電気接続用電極と対向するように位置している。

【0103】上記半導体素子3のテスト方法を図18を用いて説明する。a図に示すように、テスト配線10aが形成されたテスト基板10には突起電極12の形成部分が露出するようにレジストをパターニングした後、錫と鉛をマスク蒸着し、加熱とレジスト除去とにより、突起電極12を形成する。この形成された突起電極12はその側面がテスト配線10aの先端面に接触されている。次にb図に示すように、突起電極12上に半導体素子3の電気接続用電極3aを突起電極12上面に接触させ、加熱と加圧を行うことによって電気接続用電極3aを突起電極12に接合する。そしてc図に示すように、テスト配線10aにコネクタ11を接続した状態で、半導体素子3を150℃の加熱雰囲気中にさらし、コネクタ11から半導体素子3に通電し、半導体素子3のバーインテストを実施する。このバーインテストが終了したら、半導体素子3をテスト基板10から引き剥がす。この半導体素子3の引き剥がしにおいては、突起電極12と電気接続用電極3aとが金属同士の接合で、突起電極12とテスト基板10とが金属とセラミックとの接合であるので、突起電極12の電気接続用電極3aとの密着力の方が突起電極12のテスト基板10との密着力よりも大きいため、d図に示すように、突起電極12が半導体素子3と一体となってテスト基板10から剥離し、半導体素子3がその電気接続用電極3aそれぞれに突起電極12を有する形態となる。この後、a図に示すように、テスト基板10に突起電極12を上記と同様な方法

で新たに形成した後、b図に示すように新たな半導体素子3を突起電極12に接合して、c図に示すバーインテストと、d図に示す半導体素子3のテスト基板10からの剥離とを順次経由することによって、半導体素子3のテストが繰り返される。

【0104】したがって、この実施例15の半導体素子3のテスト方法によれば、バーインテストno終了に伴い、半導体素子3に突起電極12が形成されるので、半導体素子3への突起電極12形成とテストとを同時に行うため、テスト工程が簡略となり、テストの低コストが図れる。

【0105】なお、この実施例15ではテスト基板10の材料としてセラミックを用い、セラミック基板上に直にテスト配線10aを形成した場合を例として図示して説明したが、テスト基板10としてセラミック基板上にポリイミド、エポキシなどの高分子材料の層を形成し、その上にテスト配線10aを形成したもので同様の効果が得られる。

【0106】実施例16（請求項18に対応）。図19はこの発明の実施例16によるテスト基板の断面図を示す。図19において、テスト基板10はセラミックで構成され、その一表面にはテスト配線10aを有する。このテスト配線10aはレジストを用いた写真製版技術とスパッタなどの成膜技術とでテスト基板10上に薄膜に形成される。このテスト配線12の形成後において、突起電極12の形成部分を除き、テスト配線10aを含むテスト基板10上にレジストをパターニングする。そして、錫と鉛をマスク蒸着し、加熱し、レジストを除去することにより、突起電極12がテスト基板10上に形成される。この突起電極12の側面はテスト配線10aの先端面で接触し、突起電極12の下端面がテスト基板10の表面に直に接触している。

【0107】したがって、この実施例16のテスト基板10によれば、突起電極12がセラミック製のテスト基板10の表面に形成され、突起電極12の側面が薄膜に形成されたテスト配線10aの端面に接続された構造であるので、上記実施例15で説明した半導体素子3のバーインテストにおいて、突起電極12のテスト基板10との密着力が突起電極12の電気接続用電極3aとの密着力よりも小さくでき、半導体素子3のテスト後に、半導体素子3のテスト基板10からの剥離が容易になるとともに、半導体素子3への突起電極12形成とテストとを同時に行うことができる。

【0108】なお、この実施例16ではテスト基板10としてセラミック基板上に直にテスト配線10aを形成した場合を例として図示して説明したが、図20に示すように、セラミックまたは例えばプリント基板などのような剛性を有する高分子材料などの材料からなる基板13上にポリイミドまたはエポキシなどの絶縁体14を層状に形成し、その上にテスト配線10aと突起電極12

とを形成したもので同様の効果が得られる。

【0109】実施例17（請求項19に対応）．図21はこの発明の実施例17によるテスト基板の断面図を示す。図21において、テスト基板10の一表面にはテスト配線10aと突起電極12とを有し、このテスト配線10aを含むテスト基板10の一表面にはコート膜16を有する。このコート膜16はテスト配線10aの形成後で突起電極12の形成前までの間か、またテスト配線10aと突起電極12との形成後に、ポリイミドをテスト配線10aを含むテスト基板10の一表面全体に塗布し、写真製版技術を用いて、突起電極12上のコート膜16を除去する。

【0110】したがって、この実施例17のテスト基板10によれば、図21のb図に示すように、テスト配線10aを被覆したコート膜16の両側がテスト基板10上に接合する構造であるので、コート膜16がテスト配線10aを固定する役割を持つため、半導体素子3（図18参照）をテスト基板10より剥離する際、突起電極12のテスト基板10からの剥離に伴うテスト配線10aの剥離を確実に防止できる。

【0111】なお、この実施例17ではコート膜16の材料としてポリイミドを用いたが、エポキシなどの高分子材料を用いても同様の効果が期待できる。

【0112】実施例18（請求項20に対応）．図22はこの発明の実施例18によるテスト基板の製造方法の断面図を示し、a図はテスト配線形成後の状態であり、b図は突起電極形成の予備段階の状態であり、c図はテスト基板完成状態である。まず、a図において、テスト配線10aがテスト基板10の一表面に形成された後、テスト配線10aを含むテスト基板10の一表面全面に銅などの薄膜導体17をスパッタまたは蒸着などにより形成する。ここでは、薄膜導体17をスパッタなどのドライによる方法を用いたが、無電解めっきによる方法を用いてもよい。次に、b図に示すように、薄膜導体17上にレジスト18をパターニングして突起電極形成用孔19を形成する。そして、c図に示すように、突起電極形成用孔19に露出する薄膜導体17を電極として、電気めっきにより突起電極12を突起電極形成用孔19内に析出し形成した後、レジスト18と薄膜導体17とを除去する。

【0113】したがって、この実施例18のテスト基板の製造方法によれば、突起電極をめっきで形成するので、容易に多種類の金属からなる突起電極12を得ることができる。

【0114】なお、この実施例18では薄膜導体17の材料としては銅を用いたが、アルミニウムなど金属であれば同等の効果がある。また、突起電極12の材料としてははんだを用いたが、金を用いてもよい。

【0115】実施例19（請求項21に対応）．図23はこの発明の実施例19によるテスト基板の断面図を示

す。この実施例19は上記実施例18の製造方法によって多種類の金属で突起電極12を形成したものである。図23において、突起電極12は薄膜導体17側から第1層12a、第2層12bおよび第3層12cを順に積層して形成され、第1層12aと第2層12bの材料ははんだを用い、第2層12bの材料は銅を用いたが、第1層12aと第3層12cの材料として金を用い、第2層12bの材料として銅を用いてもよい。また、この実施例19では突起電極12の材料を2種類で構成したが、各層ごとに異なる材料の3種類で構成してもよく、第1層12aの材料は突起電極12とプリント配線基板との接続関係によって決定され、第3層12cの材料は突起電極12半導体素子3との接続関係によって決定される。また、第1層12a、第2層12bおよび第3層12cそれぞれの界面にはそれぞれの材料の密着力を大きくするために、厚さ数千オングストロームの金属層、例えばチタン、クロム、ニッケルなどを形成してもよい。

【0116】したがって、この実施例19のテスト基板によれば、突起電極12を複数の金属で構成した構造であるので、はんだ接続だけでなく、金-金の熱拡散接合も可能になり、突起電極12のテスト後の半導体素子を搭載する配線基板との接合を広範囲な条件で行うことができる。

【0117】実施例20（請求項22に対応）．図24はこの発明の実施例20によるテスト基板の断面図を示す。この実施例20は上記実施例18の製造方法によって突起電極12を形成したものであるが、図24に示すように、突起電極12とテスト配線10aとの間に隙間20を形成した点に特徴がある。つまり、テスト配線10aの先端部を突起電極形成部分より隙間20だけ離して形成しておき、突起電極形成用のレジストのパターニング時に、突起電極形成用孔を上記テスト配線10aの先端部から隙間20だけ離れた正規位置に形成しておくことにより、突起電極12を形成する。この突起電極12の形成後にレジストを除去すると、突起電極12とテスト配線10aとの間に隙間20が形成され、この隙間20には薄膜導体17の一部が細幅で露出する。

【0118】したがって、この実施例20のテスト基板によれば、突起電極12とテスト配線10aとをテスト配線10aの厚さ以下の薄膜導体17で接続した構造であるので、テスト後に半導体素子を剥がすとき、半導体素子と一緒に剥がれる突起電極12の剥がれ力がテスト配線10aの先端部に伝わらず、突起電極12で連れ上がる薄膜導体17からの極小な力が作用するだけあり、この薄膜導体17はテスト配線10aをテスト基板10から剥離する以前に切断される。結果として、。テスト配線10aはテスト基板10に確実に残り、突起電極12が薄膜導体17を引き連れてテスト基板10から剥離されるので、突起電極12の剥離が容易に行える。

【0119】実施例21（請求項23に対応）．図25はこの発明の実施例21によるテスト基板の断面図を示す．図25において、テスト基板10Aはポリイミドなどの高分子材料で構成された可撓性を有し、このテスト基板10Aの一表面にテスト配線10aが形成され、突起電極形成部分のテスト基板10A上には薄膜導体17が形成され、この薄膜導体17上には突起電極12が形成されている．上記テスト配線10aは、テスト配線10aとしての導体フィルムをテスト基板10Aに図外の接着剤で接合するか、またはテスト基板10A上にテスト配線10aとしての導体をスパッタまたは蒸着するか、さらにはテスト基板10A上にテスト配線10aとしての導体をめっきするかのいずれかで形成できる．また、テスト基板10Aの高分子材料としてはエポキシなどを用いてもよい．

【0120】したがって、この実施例21のテスト基板によれば、テスト基板10Aが高分子材料で可撓性を有する構造であるので、テスト後に半導体素子を剥がすとき、突起電極12が高分子材料との剥離良好性に起因してテスト基板10Aより容易に剥離できる．

【0121】実施例22（請求項24に対応）．図26はこの発明の実施例22によるテスト基板の断面図を示す．この実施例22は上記実施例21のテスト基板の薄膜導体17を金薄膜21に代替したものである．つまり図26において、ポリイミドやエポキシなどの高分子材料で構成された可撓性を有するテスト基板10Aの一表面にはテスト配線10aが形成され、突起電極形成部分のテスト基板10A上には金薄膜21がスパッタまたは蒸着によって形成され、この金薄膜21上には突起電極12が形成されている．

【0122】したがって、この実施例22のテスト基板によれば、高分子材料で可撓性を有するテスト基板10A上に金薄膜21を介在させて突起電極12を設けた構造であるので、金薄膜21の高分子材料との密着力が極めて弱いことに起因し、テスト後に半導体素子を剥がすとき、突起電極12をテスト基板10Aより容易に剥離できる．

【0123】実施例23（請求項25に対応）．図27はこの発明の実施例23によるテスト基板の製造方法の断面図を示し、a図は突起電極形成状態であり、b図は突起電極研磨後の状態である．a図において、セラミックで形成されたテスト基板10はその一表面上にテスト配線10aと導体薄膜17とを有し、この導体薄膜17はその上に突起電極12を有する．半導体技術のミクロ的な点からすると、突起電極12は導体薄膜17上に形成されるときその高さが異なる可能性がある．そこで、突起電極12の形成後に、突起電極12の上面を研磨し、b図に示すように突起電極12の高さを揃える．この研磨はポリウレタン製の不織布上で、研磨液としてコロイダルシリカを用いて行う．

【0124】したがって、この実施例23のテスト基板の製造方法によれば、突起電極12の形成後に、突起電極12の上面を研磨するので、突起電極12の高さを揃えることができ、突起電極12の半導体素子との均一な接合が可能になる．

【0125】実施例24（請求項26に対応）．図28はこの発明の実施例24による半導体素子のテスト方法の断面図を示し、a図はテスト後の半導体素子剥離状態であり、b図は半導体素子の後処理状態である．a図に示すように、テスト後において半導体素子3をテスト基板10から剥がすと、突起電極12の電気接続用電極3aとの密着力の方が導体薄膜17のテスト基板10との密着力よりも大きいため、導体薄膜17および突起電極12が半導体素子3と一体となってテスト基板10から剥離し、半導体素子3がその電気接続用電極3aそれぞれに突起電極12を有する形態となる．この後、b図に示すように、テスト基板10から剥がした半導体素子3の表面をエッチャントにさらし、薄膜導体17をエッチングする．この薄膜導体17に銅を用いた場合、エッチャントとしては過酸化アンモニウム溶液を用いる．

【0126】したがって、この実施例24の半導体素子のテスト方法によれば、半導体素子3をテスト基板10から剥離後、半導体素子3に接合された突起電極12をエッチングし、突起電極12から薄膜導体17を除去するので、突起電極12の表面が清浄され、半導体素子3のテスト後の半導体素子3を搭載する配線基板との接合の信頼性が向上できる．

【0127】実施例25（請求項27に対応）．図29はこの発明の実施例25による半導体素子のテスト方法の断面図を示し、a図はテスト後の半導体素子剥離状態であり、b図は半導体素子の後処理状態である．a図に示すように、テスト後において半導体素子3をテスト基板10から剥がすと、突起電極12の電気接続用電極3aとの密着力の方が導体薄膜17のテスト基板10との密着力よりも大きいため、導体薄膜17および突起電極12が半導体素子3と一体となってテスト基板10から剥離し、半導体素子3がその電気接続用電極3aそれぞれに突起電極12を有する形態となる．この後、b図に示すように、テスト基板10から剥がした突起電極12の下部を研磨し、薄膜導体17を除去する．この研磨はポリウレタン製の不織布上で、研磨液としてコロイダルシリカを用いて行う．

【0128】したがって、この実施例25の半導体素子のテスト方法によれば、半導体素子3をテスト基板10から剥離後、半導体素子3に接合された突起電極12を研磨するので、突起電極12の表面が清浄されるとともに、突起電極12の高さを揃えることができ、半導体素子3をテスト後の半導体素子3を搭載する配線基板に実装するとき、半導体素子3の突起電極12の全ての高さが揃い、接合の信頼性が向上できる．

## 【0129】

【発明の効果】第1の発明によれば、信号伝送基板と給電基板とが互いに重合して接合され、信号伝送基板に接合される半導体素子が給電基板の収容部内に収容される構成であるので、半導体装置を薄形で小形にできる。加えて、半導体素子が対向する信号伝送基板の配線層に接合されるので、隣接する半導体素子相互間での信号通路の長さが短くでき、信号の処理が高速にできるという効果がある。

【0130】第2の発明によれば、信号伝送基板と給電基板とが互いに重合して接合された状態において、収容開口部が給電基板の信号伝送基板と対向しない側の板面としての裏面に開放する構成であるので、半導体素子が発生する熱が収容開口部から給電基板の裏面外側へ速やかに放熱できるという効果がある。

【0131】第3の発明によれば、信号伝送基板の基体が半導体素子に近似する熱膨張係数を有する材料で形成される構成であるので、この基体が配線層を支持し、半導体素子と信号伝送基板との接合部での熱応力の発生量が少なくなり、半導体素子と信号伝送基板との電気的な接続が確保できるという効果がある。

【0132】第4の発明によれば、信号伝送基板の基体が除去部を有する構成であるので、信号伝送基板が給電基板に接合される場合、除去部に対応する配線層が給電基板の凹凸に沿い変位して密着し、電気的な接続が向上できるという効果がある。

【0133】第5の発明によれば、半導体素子の収容された収容開口部が高分子樹脂で埋め込まれる構成であるので、半導体素子と信号伝送基板と給電基板相互の接合部まわりの防水性能が確保でき、また半導体素子と信号伝送基板と給電基板相互の接合部まわりに充填された高分子樹脂が同接合部での熱応力を緩和し、半導体素子と信号伝送基板および給電基板相互の電気的な接続が向上できるという効果がある。

【0134】第6の発明によれば、半導体素子が収容凹部の中で信号伝送基板に接合される構成であるので、半導体素子が収容凹部および信号伝送基板で封止でき、特定の封止キャップが不要となり、加えて半導体素子の熱が収容凹部の底面から給電基板の裏面外側へ放熱されるので、放熱フィンを設けずとも、放熱が確保できるという効果がある。

【0135】第7の発明によれば、信号伝送基板と給電給電とを互いに重合させそれぞれの電気接続用電極と封止パッドとを同時に接合する構成であるので、製造工程の短縮化ができるという効果がある。

【0136】第8の発明によれば、半導体素子が収容凹部の底面に接合され、その底面を構成する給電基板の裏面に放熱フィンを設けた構成であるので、半導体素子からの熱が放熱フィンへ速やかに伝わり半導体装置外に放熱できるという効果がある。

【0137】第9の発明によれば、給電基板が二体の信号伝送基板で挟まれ、その二体の信号伝送基板に接合された半導体素子が背中合わせて給電基板内に収容される構成であるので、半導体装置の厚さがそれほど厚くならず、半導体素子の実装密度が2倍できるという効果がある。

【0138】第10の発明によれば、信号伝送基板が可撓性を有し給電基板表面の凹凸に沿い変位して密着する構成であるので、信号伝送基板が半導体素子3との接合部での熱応力を吸収し、半導体素子の信号伝送基板との電気的な接続が確保できるという効果がある。

【0139】第11の発明によれば、信号伝送基体が支持基体を持たない可撓性を有する構成であるので、信号伝送基体の裏面に敷設された金属膜が半導体装置中の配線に対する電磁シールドを発揮し、高い耐ノイズ性が発揮できるという効果がある。

【0140】第12の発明によれば、入出力端子が信号伝送基体の裏面に突設される構成であるので、半導体装置をマザーボードに搭載する場合、入出力端子がマザーボードの表面の凹凸に沿い変位しマザーボードへの電気的な接続の信頼性が向上できるという効果がある。

【0141】第13の発明によれば、信号伝送基体が入出力端子を有し、給電基板が入出力端子を有する構成であるので、入出力用の電極が信号の伝送用と給電用とに分けられ、用途に応じた寸法の電極が形成可能で、半導体装置の性能が向上できるという効果がある。

【0142】第14の発明によれば、収容凹部の底面が微細孔を有する構成であるので、半導体素子で発生した熱が給電基板の裏面外側に効率よく放熱でき、しかも、半導体素子が収容凹部の底面に接着剤を用いて接合される場合、接着剤が微細孔に侵入し、半導体素子の収容凹部の底面との間に介在する接着剤の厚さが薄くなり、半導体素子で発生した熱が給電基板の裏面外側に効率よく放熱でき、加えて、給電基板の裏面に放熱フィンを設ける場合、微細孔に侵入した接着剤が給電基板の裏面に流出して放熱フィンを接合するための接着剤として有効に働き、放熱フィンの給電基板への取り付けが効率よくできるという効果がある。

【0143】第15の発明によれば、信号伝送基板の厚さが薄くなり、この薄い信号伝送基板がその両表面に半導体素子を接合して二体の給電基板で挟まれ、その給電基板内に半導体素子を取める構成であるので、半導体装置の厚さが一体の給電基板の厚さだけ増える程度に薄くでき、半導体素子の実装密度が2倍にできるという効果がある。

【0144】第16の発明によれば、信号伝送基板の厚さが薄くなり、この薄い信号伝送基板の両表面に半導体素子を接合し、この信号伝送基板を二体の給電基板で挟むようにする構成であるので、半導体素子が封止でき、高密度実装で信頼性が高くできるという効果がある。

【0145】第17の発明によれば、テスト終了後に、半導体素子をテスト基板から剥離すると、突起電極が半導体素子に供連れしてテスト基板から剥離し、半導体素子に突起電極が形成される構成であるので、半導体素子のテストと半導体素子への突起電極形成とが同時に行うことができ、テスト工程が簡略化され、テストのコストが低減できるという効果がある。

【0146】第18の発明によれば、突起電極がテスト基板の絶縁体状に形成され、その突起電極がテスト配線の端面で接続する構成であるので、突起電極とテスト基板との密着力が突起電極と半導体素子との密着力よりも小さくなり、テスト後における半導体素子のテスト基板からの剥離が容易にでき、半導体素子への突起電極形成も確実にできるという効果がある。

【0147】第19の発明によれば、高分子樹脂が突起電極を除きテスト配線を覆い、高分子樹脂がテスト配線を保持する構成であるので、半導体素子をテスト基板から剥離する際、半導体素子への供連れによって突起電極がテスト基板からの剥離するとき、テスト配線の剥離が防止できるという効果がある。

【0148】第20の発明によれば、突起電極をめっきで形成する構成であるので、多種類の金属からなる突起電極が容易に得ることができるという効果がある。

【0149】第21の発明によれば、突起電極を複数の金属で形成する構成であるので、はんだ接合の外に、金-金の熱拡散接合も可能となり、半導体素子の配線基板との接続条件の幅が広がるという効果がある。

【0150】第22の発明によれば、突起電極とテスト配線とをテスト配線より薄い薄膜導体で接続する構成であるので、テスト配線を残して、突起電極の剥離が容易にできるという効果がある。

【0151】第23の発明によれば、テスト基板を高分子樹脂と金属で形成する構成であるので、テスト基板が可撓性を有し、突起電極を接続した後の半導体素子のテスト基板からの剥離が容易にできるという効果がある。

【0152】第24の発明によれば、高分子樹脂で構成されたテスト基板と突起電極との間に金を設ける構成であるので、突起電極とテスト基板との密着力が小さくなり、半導体素子のテスト基板からの剥離が容易にできるという効果がある。

【0153】第25の発明によれば、テスト基板に突起電極が形成された後、突起電極の上部を研磨する構成であるので、突起電極の高さが揃い、半導体素子と突起電極との均一な接続ができるという効果がある。

【0154】第26の発明によれば、半導体素子とともに突起電極をテスト基板から剥離後、突起電極の先端部をエッチングする構成であるので、突起電極の表面が清浄になり、半導体素子の配線基板への接続が向上できるという効果がある。

【0155】第27の発明によれば、半導体素子とともに

突起電極をテスト基板から剥離後、突起電極の先端部を研磨する構成であるので、突起電極の高さが揃い、半導体素子の配線基板への接続がよくなるという効果がある。

【図面の簡単な説明】

【図1】実施例1の半導体装置の図2のA-A線断面図である。

【図2】実施例1の半導体装置の分解斜視図である。

【図3】実施例2の半導体装置の断面図である。

【図4】実施例3の半導体装置の断面図である。

【図5】実施例4の半導体装置の断面図である。

【図6】実施例5の半導体装置の断面図である。

【図7】実施例6の半導体装置の断面図である。

【図8】実施例7の半導体装置の断面図である。

【図9】実施例8の半導体装置の断面図である。

【図10】実施例9の半導体装置の断面図である。

【図11】実施例10の半導体装置の断面図である。

【図12】実施例11の半導体装置の断面図である。

【図13】実施例12の半導体装置の断面図である。

【図14】実施例13の半導体装置の断面図である。

【図15】実施例13の異なる例の半導体装置の断面図である。

【図16】実施例14の半導体装置の断面図である。

【図17】実施例15のテスト基板と半導体素子とを分解した斜視図である。

【図18】実施例15のテスト方法を示す断面図である。

【図19】実施例16のテスト基板の断面図である。

【図20】実施例16の異なる例を示す断面図である。

【図21】実施例17のテスト基板の断面図である。

【図22】実施例18のテスト基板の製造方法を示す断面図である。

【図23】実施例19のテスト基板の断面図である。

【図24】実施例20のテスト基板の断面図である。

【図25】実施例21のテスト基板の断面図である。

【図26】実施例22のテスト基板の断面図である。

【図27】実施例23のテスト基板の製造方法を示す断面図である。

【図28】実施例24のテスト方法を示す断面図である。

【図29】実施例25のテスト方法を示す断面図である。

【図30】従来の半導体装置を示す断面図である。

【図31】従来の半導体素子のテスト方法を示す説明図である。

【符号の説明】

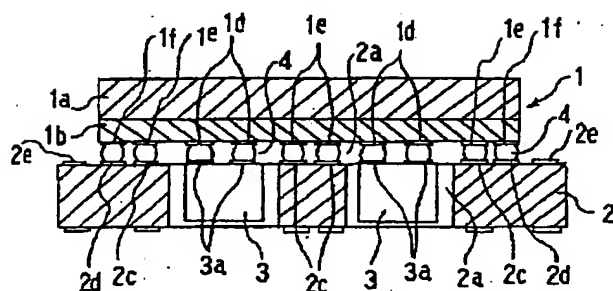
- 1, 1A 信号伝送基板
- 1a 基体
- 1b 配線層
- 1g 除去部



- 1 i 金属膜  
 1 j 入出力端子  
 2, 2 A 給電基板  
 2 a 收容開口部  
 2 f 收容凹部  
 2 i 入出力端子  
 2 j 微細孔  
 3 半導体素子

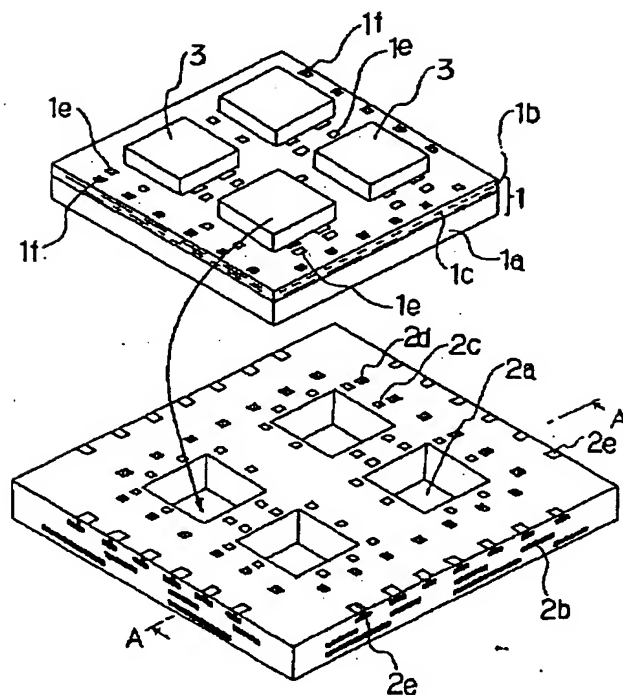
- 3 a 電気接続用電極  
 5 高分子樹脂  
 7 放熱フィン  
 10 テスト基板  
 10 a テスト配線  
 12 突起電極  
 16 コート膜

【図1】

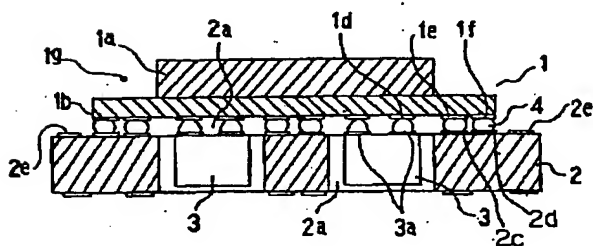


- 1: 信号伝送基板  
 1a: 基体  
 1b: 配線層  
 1d: 素子用電極  
 1e: 給電電極  
 1f: 基板間入出力用電極  
 2: 給電基板  
 2a: 收容開口部  
 2c: 給電電極  
 2d: 基板間入出力用電極  
 2e: 外部入出力端子  
 3: 半導体素子  
 3a: 電気接続用電極  
 4: はんだ

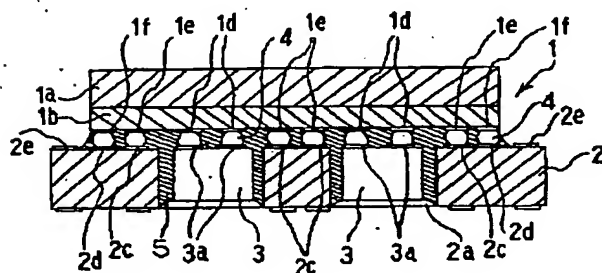
【図2】



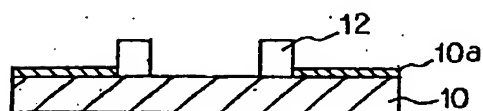
【図3】



【図4】

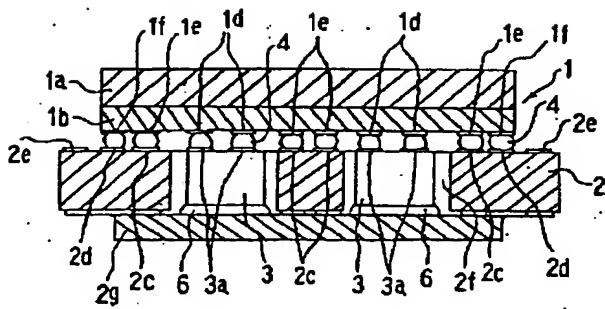


【図19】

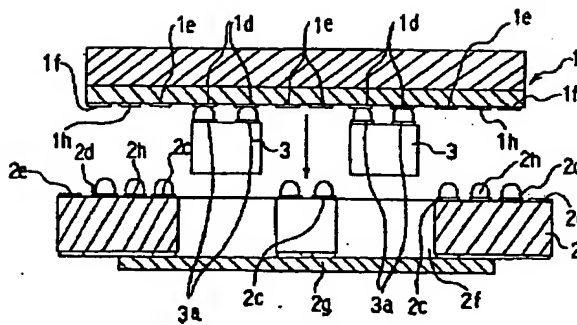




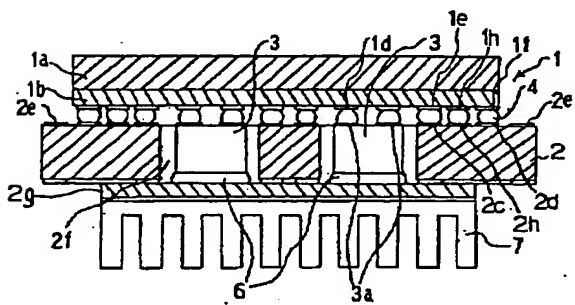
【図5】



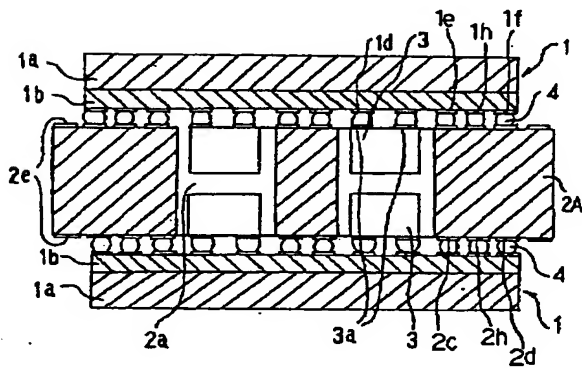
【図6】



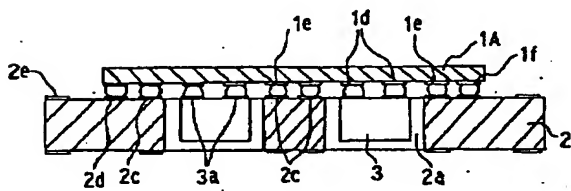
【図7】



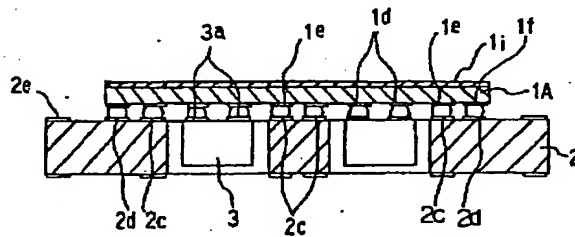
【図8】



【図9】

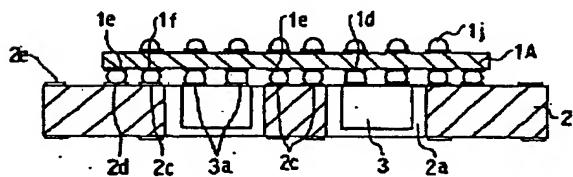


【図10】

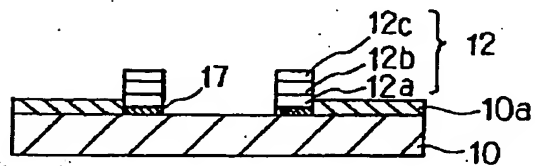


1i: 金属膜

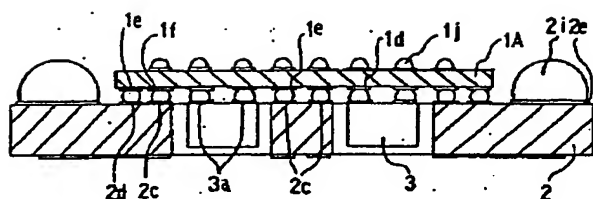
【図11】



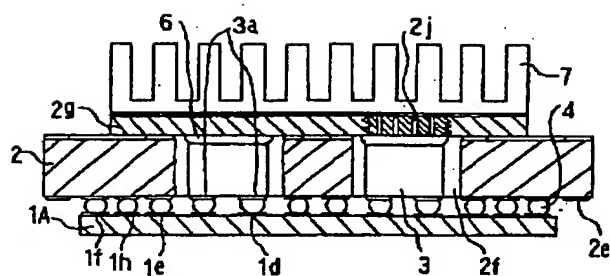
【図23】



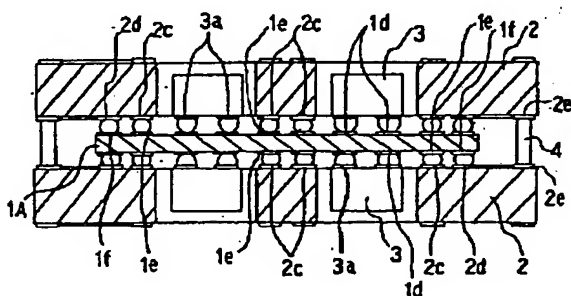
【图 12】



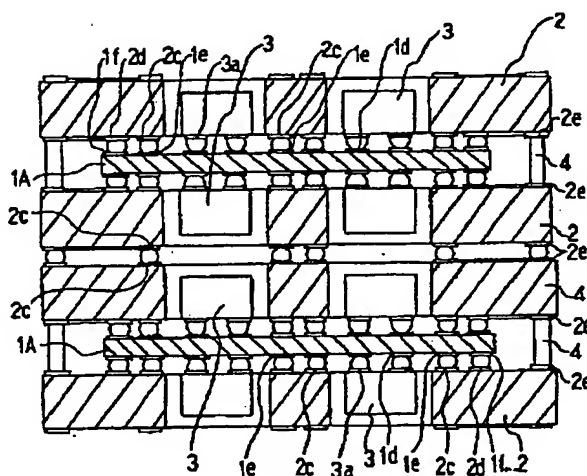
【☒ 1 3】



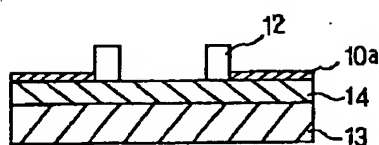
【図 14】



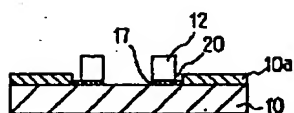
【☒ 15】



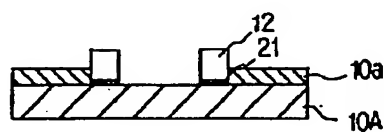
【図 20】



【図 24】



【☒ 2 6】

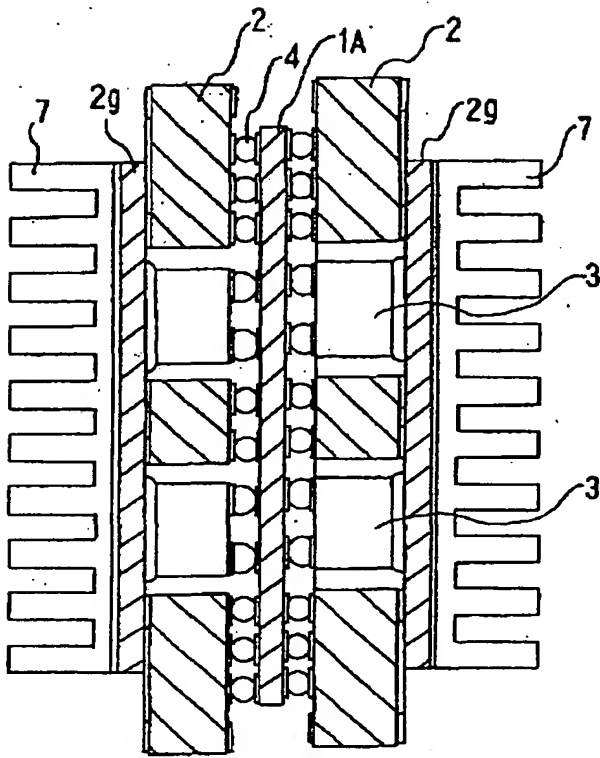


13:基板  
14:絶縁体

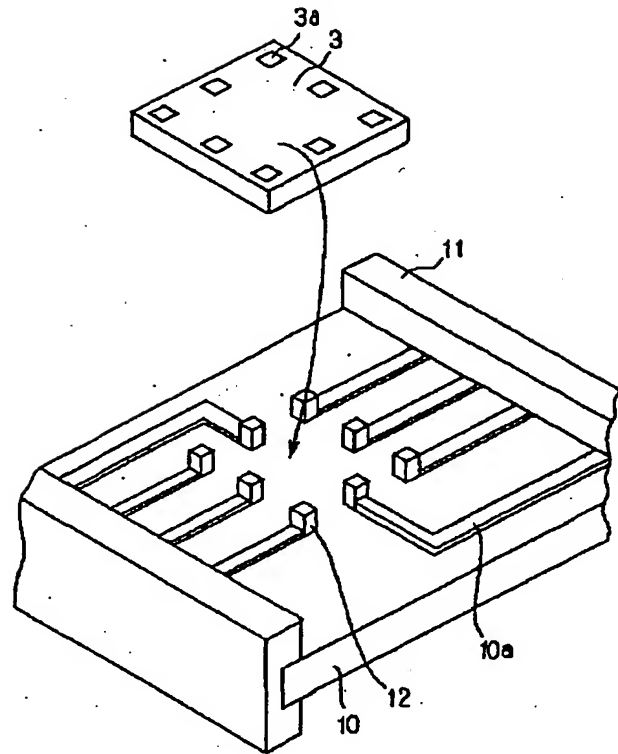
12: 突起●柱  
10a: テスト配線  
10: テスト基板  
17: 薄膜導体  
20: 間隔  
12a: 第1層  
12b: 第2層  
12c: 第3層

12:突起電極  
10a:テスト配線  
17:薄膜導体  
10A:ソケット基板  
21:金薄膜

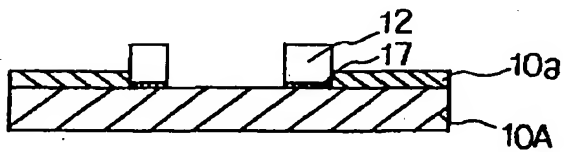
【図16】



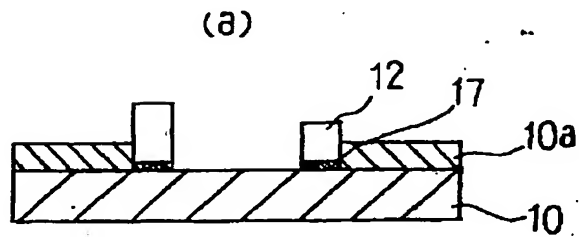
【図17】



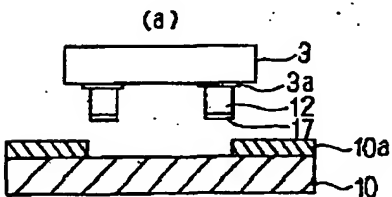
【図25】



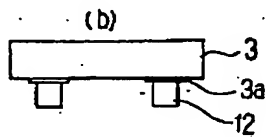
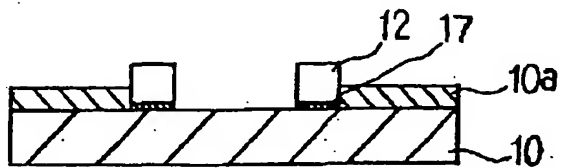
【図27】



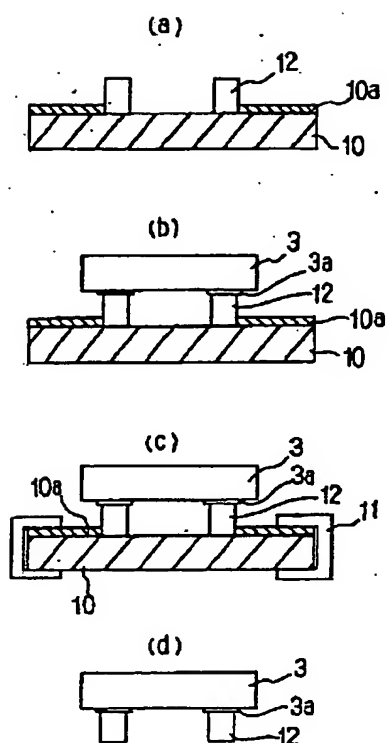
【図29】



(b)

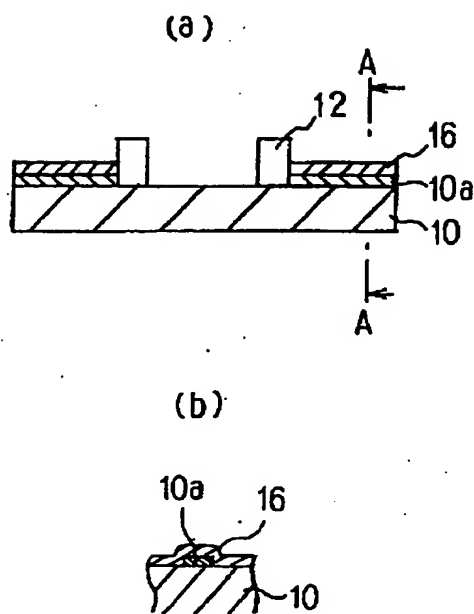


【図18】



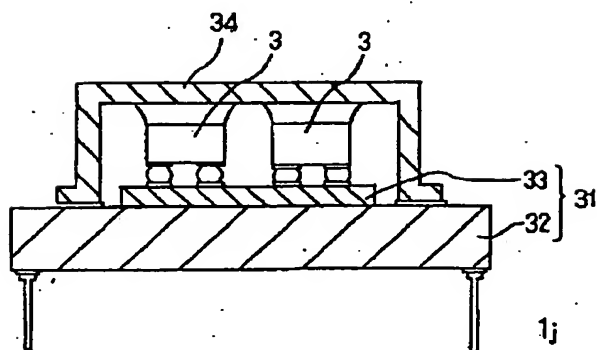
12:突起電極  
10a:テスト配線  
10:テスト基板  
3:半導体素子  
11:コネクタ

【図21】

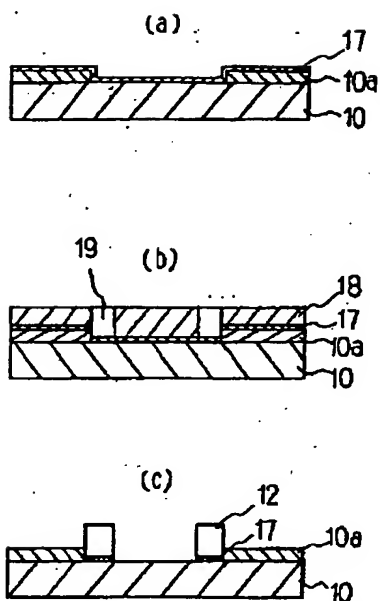


12:突起電極  
10a:テスト配線  
10:テスト基板  
16:コート膜

【図30】

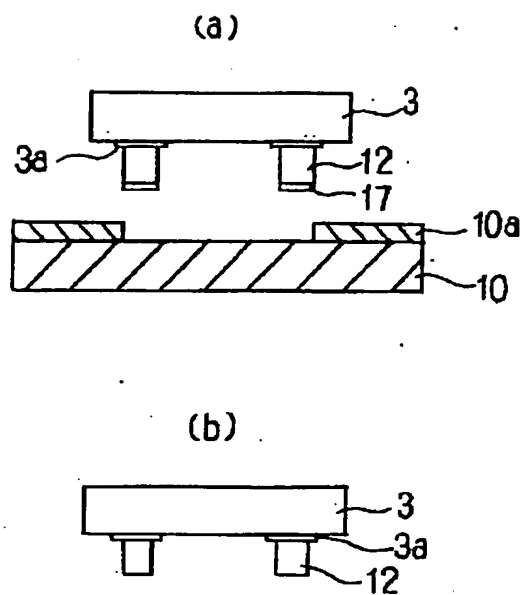


【図22】



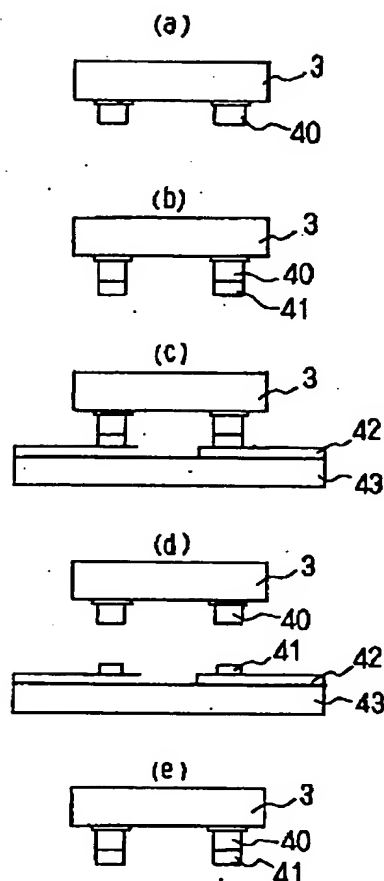
12: 突起電極  
 10a: テスト配線  
 10: テスト基板  
 17: 薄膜導体  
 18: レジスト

【図28】



3: 半導体素子  
 3a: 電気接続用電極  
 10: ソケット基板  
 10a: テスト配線  
 12: 突起電極  
 17: 薄膜導体

【図31】



フロントページの続き

(51)Int.Cl.<sup>6</sup>H 0 1 L 21/66  
23/538

識別記号

庁内整理番号

E 7630-4M

F I

技術表示箇所

(72)発明者 石崎 光範

尼崎市塚口本町8丁目1番1号 三菱電機  
株式会社生産技術研究所内

(72)発明者 林 修

尼崎市塚口本町8丁目1番1号 三菱電機  
株式会社生産技術研究所内

(72)発明者 星之内 進

尼崎市塚口本町8丁目1番1号 三菱電機  
株式会社生産技術研究所内